

THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of : Yoshinobu TAKAGI, et al.

Filed : Concurrently herewith

For : DATA TRANSMISSION METHOD AND....

Serial No. : Concurrently herewith

JC872 U.S. PTO
09/904688
07/13/01

July 13, 2001

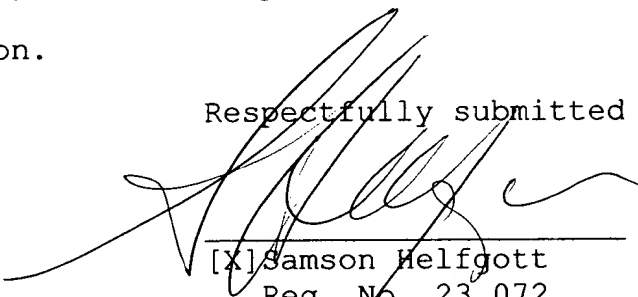
Assistant Commissioner of Patents
Washington, D.C. 20231

SUBMISSION OF PRIORITY DOCUMENT

S I R:

Attached herewith is Japanese Patent Application No.
2001-018645 of January 26, 2001 whose priority has been claimed
in the present application.

Respectfully submitted


[X] Samson Helfgott
Reg. No. 23,072
[] Aaron B. Karas
Reg. No. 18,923

HELFGOTT & KARAS, P.C.
60th FLOOR
EMPIRE STATE BUILDING
NEW YORK, NY 10118
DOCKET NO.: FUJI 18.846
BHU:priority

Filed Via Express Mail
Rec. No.: EL639693587US
On: July 13, 2001
By: Brendy Lynn Belony

Any fee due as a result of this paper,
not covered by an enclosed check may be charged on Deposit Acct. No. 08-1634.

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC872 U.S. PTO
09/904688
07/13/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application: 2001年 1月26日

出 願 番 号

Application Number: 特願2001-018645

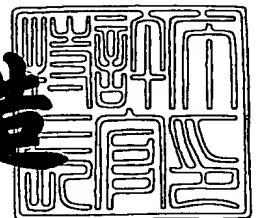
出 願 人

Applicant(s): 富士通株式会社

2001年 4月20日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3034316



【書類名】 特許願

【整理番号】 0001178

【提出日】 平成13年 1月26日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H04L 12/28

【発明の名称】 データ伝送方法及びそれを用いた伝送装置

【請求項の数】 10

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 高木 義信

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 森田 浩隆

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 小松 知世子

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 宮下 卓也

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 谷口 充己

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100070150

【住所又は居所】 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデン
プレイスタワー32階

【弁理士】

【氏名又は名称】 伊東 忠彦

【電話番号】 03-5424-2511

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704678

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 データ伝送方法及びそれを用いた伝送装置

【特許請求の範囲】

【請求項 1】 複数の入力ポートを持つ入力ポート部と、複数のバッファを持つ出力窓口部との間の接続するスイッチ部を、前記複数のバッファそれぞれのデータ格納状況に応じて選択制御し、

前記複数の入力ポートからのデータを前記複数のバッファのうち空きのあるバッファに格納し、

前記複数のバッファから読み出されるデータを時分割多重して送信することを特徴とするデータ伝送方法。

【請求項 2】 複数の入力ポートを持つ入力ポート部と、

複数のバッファを持つ出力窓口部と、

前記複数の入力ポートと前記複数のバッファとを接続するスイッチ部と、

前記複数のバッファそれぞれのデータ格納状況に応じ、前記複数の入力ポートからのデータを前記複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行う選択制御回路と、

前記複数のバッファから読み出されるデータを時分割多重して送信する時分割多重部とを

有することを特徴とする伝送装置。

【請求項 3】 請求項 2 記載の伝送装置において、

前記出力窓口部は、前記データの優先度毎に複数のバッファを有し、

前記選択制御回路は、優先度毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記優先度毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うことを特徴とする伝送装置。

【請求項 4】 請求項 2 記載の伝送装置において、

前記出力窓口部は、前記データの種別毎に複数のバッファを有し、

前記選択制御回路は、種別毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記種別毎の複数のバッファのうち空きのあるバッファ

ァに格納するよう前記スイッチ部の選択制御を行うことを特徴とする伝送装置。

【請求項 5】 請求項 2 記載の伝送装置において、

前記出力窓口部は、前記データの種別及び優先度毎に複数のバッファを有し、
前記選択制御回路は、種別及び優先度毎の複数のバッファの格納状況に応じ、
前記複数の入力ポートからのデータを前記種別及び優先度毎の複数のバッファの
うち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うことを
特徴とする伝送装置。

【請求項 6】 請求項 3 乃至 5 のいずれか記載の伝送装置において、

前記入力ポート部に入力するデータは I P パケットであることを特徴とする伝
送装置。

【請求項 7】 請求項 3 乃至 6 のいずれか記載の伝送装置において、

前記入力ポート部は、複数の入力ポートそれぞれに応じたラベルをデータに付
加するラベル挿入部を
有することを特徴とする伝送装置。

【請求項 8】 請求項 7 記載の伝送装置において、

前記出力窓口部は、複数のバッファから読み出されるデータそれぞれで S O N
E T フレームを作成して前記時分割多重部に供給する S O N E T フレーム作成部
を
有することを特徴とする伝送装置。

【請求項 9】 請求項 7 記載の伝送装置において、

前記出力窓口部は、複数のバッファから読み出されるデータそれぞれで簡易 S
O N E T フレームを作成して前記時分割多重部に供給する簡易 S O N E T フレ
ーム作成部を
有することを特徴とする伝送装置。

【請求項 1 0】 請求項 7 記載の伝送装置において、

前記時分割多重部で多重化されたデータを 8 B / 1 0 B 変換して送信する 8 B
/ 1 0 B 変換部を
有することを特徴とする伝送装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、データ伝送方法及びそれを用いた伝送装置に関し、ネットワーク内におけるデータ伝送方法及びそれを用いた伝送装置に関する。

【0002】

【従来の技術】

DSL (Digital Subscriber Line) , FTTH (Fiber to the Home) 等と共に、携帯電話の広帯域化が進むことで、更なるサービスやビジネスが増加し、それらを支える伝送網はさらに広帯域化を要求されることになる。

【0003】

現在、伝送網は伝送速度10Gbpsの伝送装置をベースにしたWDM (Wavelength Division Multiplexing) 装置で構成されているが、今後はさらなる伝送容量増大のために伝送速度40Gbpsの伝送装置が必要になる。また、LANの高速化に伴い、LANインタフェースを伝送装置に組み込むことが必要になると考えられる。

【0004】

従来のデータ伝送方式では、図1に示すように、入力されたデータA, B, C, Dは所定の処理順序に従ってバッファリング処理を行われた後、多重処理されて伝送路に送出される。各入力データA~Dのバッファリング処理工程が輻輳することなく完了すれば、伝送路にはスムーズにデータが送出される。

【0005】

また、上記伝送装置を構成する半導体集積回路において、512ビット(64バイト)パラレルで一括処理する場合、例えば65バイトの入力されたパケットデータは入ってきた場合、図2(A)に示すように1クロック目で64バイトを処理した後、2クロック目で残りの1バイトと斜線で示す63バイト分の無駄な空白データが発生する。この無駄なデータをなくすためには、図2(B)に示すように、次に続くパケットと前のパケットとの境目を認識し、512パラレルの中でデータの先頭位置を変えていかなければならない。同時に前のパケットと次

の packets の先頭が同じクロックで処理されなければならない。従って、単純に
パラレル処理をするだけではなくて、非常に複雑な処理が必要となる。

【0006】

【発明が解決しようとする課題】

例えば図1の構成では、データAをバッファリングするバッファに多量のデータが蓄積されている場合には、入力されたデータAがバッファでの処理が停滞したり、オーバーフローして破棄されてしまうおそれがあるという問題があった。この問題が発生すると、着信側でデータの抜けやデータの到着時間の差が発生し、音声や動画等のリアルタイム性を要求されるデータの場合、サービスの品質が大幅に低下することは避けられない。インターネットで使われるHTTPやFTP等の場合、破棄されたデータについて再送制御を行うのでレスポンスが悪化する。

【0007】

また、データAをバッファリングするバッファには多量のデータが蓄積され、データBをバッファリングするバッファには少量のデータが蓄積されている場合は、データAの入力から遅れてデータBが入力された場合であっても、データBの方が先にバッファから出力され、データA、Bの伝送順序が入れ替わるという問題があった。この問題が発生すると、着信側でデータの抜けやデータの到着時間の差が発生し、音声や動画等のリアルタイム性を要求されるデータの場合、サービスの品質が大幅に低下する。

【0008】

また、図2(A)では、半導体集積回路内部のバッファ内に無駄な領域が発生する可能性があることから、半導体集積回路内部でデータの遅延が発生する。これを改善し、次に続くpacketが前のpacketとの境目を認識しようとする、データの先頭部を識別するための複雑な処理が必要になり、半導体集積回路内部で遅延が大きくなるという問題があった。

【0009】

本発明は、上記の点に鑑みなされたものであり、入力されたデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、複数の系

統のデータの伝送順序が入れ替わるおそれを低減でき、出力ポートに無駄なバッファ領域が発生せず複雑な処理を必要とせず遅延を低減できるデータ伝送方法及びそれを用いたルータ装置を提供することを目的とする。

【0010】

【課題を解決するための手段】

請求項1に記載の発明は、複数の入力ポートを持つ入力ポート部と、複数のバッファを持つ出力窓口部との間の接続するスイッチ部を、前記複数のバッファそれぞれのデータ格納状況に応じて選択制御し、

前記複数の入力ポートからのデータを前記複数のバッファのうち空きのあるバッファに格納し、

前記複数のバッファから読み出されるデータを時分割多重して送信するため、
入力されたデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、複数の系統のデータの伝送順序が入れ替わるおそれを低減でき、データは入力ポートから空きのあるバッファに入るのでデータの先頭部を識別する必要がなくなり、出力ポートに無駄なバッファ領域が発生せず、複雑な処理を必要とせず遅延を低減できる。

【0011】

請求項2に記載の発明は、複数の入力ポートを持つ入力ポート部と、

複数のバッファを持つ出力窓口部と、

前記複数の入力ポートと前記複数のバッファとを接続するスイッチ部と、

前記複数のバッファそれぞれのデータ格納状況に応じ、前記複数の入力ポートからのデータを前記複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行う選択制御回路と、

前記複数のバッファから読み出されるデータを時分割多重して送信する時分割多重部とを有するため、

入力されたデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、複数の系統のデータの伝送順序が入れ替わるおそれを低減でき、データは入力ポートから空きのあるバッファに入るのでデータの先頭部を識別する必要がなくなり、出力ポートに無駄なバッファ領域が発生せず、複雑な

処理を必要とせず遅延を低減できる。

【 0 0 1 2 】

請求項 3 に記載の発明は、請求項 2 記載の伝送装置において、

前記出力窓口部は、前記データの優先度毎に複数のバッファを有し、

前記選択制御回路は、優先度毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記優先度毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うため、

各優先度のデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、各優先度の系統のデータの伝送順序が入れ替わるおそれを低減できる。

【 0 0 1 3 】

請求項 4 に記載の発明は、請求項 2 記載の伝送装置において、

前記出力窓口部は、前記データの種別毎に複数のバッファを有し、

前記選択制御回路は、種別毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記種別毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うため、

各種別のデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、各種別のデータの伝送順序が入れ替わるおそれを低減できる。

【 0 0 1 4 】

請求項 5 に記載の発明は、請求項 2 記載の伝送装置において、

前記出力窓口部は、前記データの種別及び優先度毎に複数のバッファを有し、

前記選択制御回路は、種別及び優先度毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記種別及び優先度毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うため、

各種別及び各優先度のデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、各種別及び各優先度の系統のデータの伝送順序が入れ替わるおそれを低減できる。

【 0 0 1 5 】

請求項 6 に記載の発明は、請求項 3 乃至 5 のいずれか記載の伝送装置において

前記入力ポート部に入力するデータは I P パケットである。

【 0 0 1 6 】

請求項 7 に記載の発明は、請求項 3 乃至 6 のいずれか記載の伝送装置において

前記入力ポート部は、複数の入力ポートそれぞれに応じたラベルをデータに付加するラベル挿入部を有するため、

受信側伝送装置においてデータに付加されたラベルを用いて、このデータをどの出力ポートから出力するかを決定できる。

【 0 0 1 7 】

請求項 8 に記載の発明は、請求項 7 記載の伝送装置において、

前記出力窓口部は、複数のバッファから読み出されるデータそれぞれで S O N E T フレームを作成して前記時分割多重部に供給する S O N E T フレーム作成部を有するため、

既存の S O N E T ネットワークに本発明の伝送装置が混在でき、処理が簡単である。

【 0 0 1 8 】

請求項 9 に記載の発明は、請求項 7 記載の伝送装置において、

前記出力窓口部は、複数のバッファから読み出されるデータそれぞれで簡易 S O N E T フレームを作成して前記時分割多重部に供給する簡易 S O N E T フレーム作成部を有するため、

ポインタ処理が不要で処理が簡単になり、ポインタ値を固定することにより通常の S O N E T と同様に扱うことができる。

【 0 0 1 9 】

請求項 1 0 に記載の発明は、請求項 7 記載の伝送装置において、

前記時分割多重部で多重化されたデータを 8 B / 1 0 B 変換して送信する 8 B / 1 0 B 変換部を有するため、

S O N E T と比べてフレームを作成する必要がなく、また S C R の必要も無い

ので処理が簡単となる。

【 0 0 2 0 】

付記 1 1 に記載の発明は、請求項 6 記載の伝送装置において、

前記入力ポート部は、IP パケットの MAC アドレスを削除し、複数の入力ポートそれぞれに応じたラベルを前記 IP パケットに付加する MAC 削除ラベル挿入部を有するため、

IP パケット長を短くでき、データ伝送効率を向上することができ、さらに本伝送装置間の通信において ARP 処理がいらなくなる。

【 0 0 2 1 】

付記 1 2 に記載の発明は、請求項 7 記載の伝送装置から送信された信号を受信する伝送装置において、

受信信号を時分割多重分離した複数のデータそれぞれに付加されているラベルを検出するラベル検出部と、

前記分離した複数のデータそれぞれを格納する複数のバッファと、

前記複数のバッファと複数の出力ポートとを接続する第 2 のスイッチ部と、

検出されたラベルに応じた出力ポートから前記複数のデータそれぞれを出力するよう前記スイッチ部の選択制御を行う第 2 の選択制御回路を有するため、

データに付加されたラベルを用いて、このデータをどの出力ポートから出力するかを決定できる。

【発明の実施の形態】

図 3 は、本発明の送信側伝送装置の第 1 実施例のブロック構成図を示す。同図中、端子 $10_1 \sim 10_M$ には M (M は例えば 16) 系統のシリアルデータが入力され、窓口選択制御回路 12 内の入力ポート部 14 に供給される。なお、上記のデータとしては例えば 2.5 Gbps の SONET-OC48 (Synchronous Optical Network Optical Carrier level 48) 信号である。窓口選択制御回路 12 は、入力ポート部 14 とスイッチ選択制御部 16 とスイッチ部 18 と出力窓口部 20 とより構成されている。

【 0 0 2 2 】

入力ポート部 1 4 は端子 $10_1 \sim 10_M$ それぞれにデータが供給されると、入力データをスイッチ部 1 8 に供給すると共に、データが入力された端子 $10_1 \sim 10_M$ の端子番号を付し出力要求をスイッチ選択制御部 1 6 に通知する。出力窓口部 2 0 は m (m は例えば 1 6) 個のバッファを有しており、各バッファのデータ格納情報をスイッチ選択制御部 1 6 に通知する。なお、各バッファは供給されるシリアルデータをパラレルに変換する S/P (シリアル/パラレル) 変換器を有している。

【0023】

スイッチ選択制御部 1 6 は入力ポート部 1 4 から出力要求があると、出力窓口部 2 0 の m 個のバッファ内で現在書き込みを行っておらず最も空き領域が多いバッファを選択し、出力要求に付された端子番号の端子 ($10_1 \sim 10_X$ のいずれか) と出力窓口部 2 0 内で選択したバッファとを接続するようにスイッチ部 1 8 を制御する。

【0024】

これにより、端子 $10_1 \sim 10_M$ に入力されたデータは、出力窓口部 2 0 の最適な出力窓口であるバッファに振り分けられて格納される。出力窓口部 2 0 の m 個のバッファそれぞれは先入れ先出し方式でデータを読み出して時分割多重部 2 2 に供給する。時分割多重部 2 2 は m 個のバッファから供給されるデータを時分割多重して端子 2 4 からシリアルに出力する。この出力データは例えば 4 0 G b p s の SONET-OC 7 6 8 信号である。

【0025】

このように、出力窓口部 2 0 内に m 個のバッファを設け、それぞれのデータ格納情報に基づいて、入力データは最も空き領域が多いバッファに格納されるため、入力されたデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、複数の系統のデータの伝送順序が入れ替わるおそれを低減できる。

【0026】

図 4 は、本発明の送信側伝送装置の第 2 実施例のブロック構成図を示す。同図中、端子 $30_1 \sim 30_X$ には X (X は例えば 4 0) 系統のシリアルデータが入力

され、窓口選択制御回路 3 2 内の入力ポート部 3 4 に供給される。窓口選択制御回路 3 2 は、入力ポート部 3 4 とスイッチ選択制御部 3 6 とスイッチ部 3 8 と出力窓口部 4 0 とより構成されている。なお、上記のデータとしては例えば 1 G b p s の信号である。

【 0 0 2 7 】

入力ポート部 3 4 は端子 $3 0_1 \sim 3 0_X$ に対応してラベル挿入部 $3 5_1 \sim 3 5_X$ が設けられており、シリアルデータとして入力される IP (Internet Protocol) パケットにそのパケットが入力された端子 $3 0_1 \sim 3 0_X$ の端子番号をラベルとして付加しスイッチ部 3 8 に供給する。これと共に、入力ポート部 3 4 は入力 IP パケットのヘッダ情報内の Q o S を抽出し、この Q o S と端子番号を付し出力要求をスイッチ選択制御部 3 6 に通知する。

【 0 0 2 8 】

ここで、IP パケットは、IPv4 (Internet Protocol version 4) では図 5 (A) に示すフォーマットであり、ヘッダの第 1 オクテットの第 8 ~ 1 1 ビットに Q o S (Quality of Service) が設定されている。また、IPv6 (Internet Protocol version 6) では図 5 (B) に示すフォーマットであり、ヘッダの第 1 オクテットの第 4 ~ 7 ビットに Q o S が設定されている。なお、IP パケットに付加されるラベルは例えば 1 バイトで端子 $3 0_1 \sim 3 0_X$ の端子番号を表しており、送信先の受信側装置で出力ポートを指定するために用いられる。

【 0 0 2 9 】

出力窓口部 4 0 は j (j は例えば 9) 個のバッファ $4 1_1 \sim 4 1_j$ を有しており、バッファ $4 1_1 \sim 4 1_3$ は高優先度用とされ、バッファ $4 1_4 \sim 4 1_6$ は中優先度用とされ、バッファ $4 1_7 \sim 4 1_j$ は低優先度用とされている。出力窓口部 4 0 はこれらの各バッファのデータ格納情報をスイッチ選択制御部 3 6 に通知する。なお、各バッファは供給されるシリアルデータをパラレルに変換する S / P 変換器を有している。

【 0 0 3 0 】

スイッチ選択制御部 3 6 は Q o S 値に対応する優先度テーブルが予め設定され

ている。例えば、QoS値が0～3は低優先度、QoS値が4，5は中優先度、QoS値が6，7は高優先度と設定されている。なお、このテーブルは端子37を介して図示しない上位装置から書き換え可能である。

【0031】

スイッチ選択制御部36は入力ポート部34から出力要求があると、この出力要求に付加されたQoS値にて優先度テーブルを参照して優先度を得て、高優先度のIPパケットはバッファ41₁～41₃、中優先度のIPパケットはバッファ41₄～41₆、低優先度のIPパケットはバッファ41₇～41_jそれぞれのデータ格納情報を調べ、各バッファ内で現在書き込みを行っておらず最も空き領域が多いバッファを選択し、出力要求に付された端子番号の端子(30₁～30_Xのいずれか)と出力窓口部40内で選択したバッファとを接続するようにスイッチ部38を制御する。

【0032】

これにより、端子30₁～30_Xに入力されたIPパケットは、出力窓口部40のQoSにA応じた優先度の複数のバッファに振り分けられて格納される。出力窓口部40のj個のバッファそれぞれは先入れ先出し方式でデータを読み出して時分割多重部42に供給する。時分割多重部42は供給されるデータを時分割多重して端子44からシリアルに出力する。この出力データは例えば40GbpsのSONET-OC768信号である。

【0033】

図6は、入力ポート部34が実行する入力処理の一実施例のフローチャートを示す。同図中、ステップS10で端子30₁～30_Xに入力されたIPパケットを受信し、ステップS12でIPパケットが入力された端子の端子番号のラベルをIPパケットに付加する。次に、ステップS14で受信したIPパケットがIPv4であるかIPv6であるかを判別する。

【0034】

受信したIPパケットがIPv4の場合にはステップS16でIPパケットのヘッダの第1オクテットの第9～11ビットからQoSを抽出し、IPパケットがIPv6の場合にはステップS18でIPパケットのヘッダの第1オクテット

の第5～8ビットからQoSを抽出する。この後、ステップS20で端子番号及びQoSを付した出力要求をスイッチ選択制御部36に通知し、ステップS22でラベルを付加したIPパケットをスイッチ部38に送出する。この後、ステップS10に進んでステップS10～S22を繰り返す。

【0035】

図7は、スイッチ選択制御部36が実行する選択制御処理の一実施例のフローチャートを示す。同図中、ステップS30で入力ポート部34から出力要求を受信し、ステップS32で出力窓口部40からバッファ41₁～41_jそれぞれのデータ格納情報を読み取る。次に、ステップS34で出力要求に付加されたQoS値にて優先度テーブルを参照して優先度を得、得られた優先度の複数のバッファのデータ格納情報から、各バッファ内で現在書き込みを行っておらず最も空き領域が多いバッファを選択する。そして、ステップS36で出力要求に付された端子番号の端子と出力窓口部40内で選択したバッファとを接続するようにスイッチ部38を制御する。この後、ステップS30に進んでステップS30～S36を繰り返す。

【0036】

このように、出力窓口部40内で優先度毎に複数のバッファを割り当て、それぞれのデータ格納情報に基づいて、入力IPパケットをそのQoS値に対応する優先度のバッファのうち、最も空き領域が多いバッファを選択して格納することにより、入力されたIPパケットがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、各優先度のデータの伝送順序が入れ替わるおそれを低減できる。

【0037】

ところで、インターネット信号は、基本的には相手のコンピュータとのやりとりを行うバースト信号が主であり、「ベストエフォート」という形で伝送される。「ベストエフォート」では、パケットはいつ届くか届かないかさえ保証されることはない。一方、最近増加しているのが、映像配信やインターネット電話等のストリーム信号であり、特に映像配信等では、長時間、連続的に信号が送られることになり、信号が確実に遅延揺らぎも少ないことが求められている。

【 0 0 3 8 】

ストリーム信号は、特に映像配信等の場合、長時間にわたり、あまり容量が変化しない信号が流れ続けることになる。このような容量の変化の少ない信号を收容する場合、伝送路容量近くまで信号を收容しても、パケットの破棄等が発生しない。バースト信号の場合、容量の変化が激しく、このため、通常のトラフィックの容量を上げすぎると、急激に信号が増えた時に、一気にパケットの破棄が発生することになる。従って、通常、使用効率を下げることが必須になる。

【 0 0 3 9 】

先の実施例では、同じ優先度で複数のキューを用意し、複数の入力信号が同じ優先度で扱えるようにしているが、優先度が同じレベルの複数の信号がほぼ同時に入ってくるような場合、わずかのタイミングの違いで最初に出力されたり、最後に出力されたりする場合が発生し、信号の遅延時間に揺らぎが生じる。また、優先度が低い信号に大容量のバーストデータが含まれるような場合、揺らぎがさらに大きくなる場合がある。これを解決するのが次の実施例である。

【 0 0 4 0 】

図 8 は、本発明の送信側伝送装置の第 3 実施例のブロック構成図を示す。同図中、図 4 と同一部分には同一符号を付す。図 8 において、端子 $30_1 \sim 30_X$ には X (X は例えば 40) 系統のシリアルデータが入力され、窓口選択制御回路 32 内の入力ポート部 45 に供給される。窓口選択制御回路 32 は、入力ポート部 45 とスイッチ選択制御部 46 とスイッチ部 38 と出力窓口部 40 とより構成されている。なお、上記のデータとしては例えば 1 G b p s の信号である。

【 0 0 4 1 】

入力ポート部 45 は端子 $30_1 \sim 30_X$ に対応してラベル挿入部 $35_1 \sim 35_X$ が設けられており、シリアルデータとして入力される IP パケットにそのパケットが入力された端子 $30_1 \sim 30_X$ の端子番号をラベルとして付加しスイッチ部 38 に供給する。これと共に、入力ポート部 45 は入力 IP パケットのヘッダ情報内のプロトコルまたは次ヘッダを抽出し、このプロトコルまたは次ヘッダと端子番号を付し出力要求をスイッチ選択制御部 46 に通知する。

【 0 0 4 2 】

ここで、IPパケットは、IPv4では図5（A）に示すフォーマットであり、ヘッダの第3オクテットの第8～15ビットにトランスポート層のプロトコルが設定されている。このプロトコルは、TCP（Transmission Control Protocol）の場合は、値が16進表示の「06」であり、UDP（User Datagram Protocol）の場合は、値が16進表示の「17」である。また、IPv6では図5（B）に示すフォーマットであり、ヘッダの第2オクテットの第16～23ビットに次ヘッダが設定されている。この次ヘッダは、TCPの場合は値が16進表示の「06」であり、UDPの場合は、値が16進表示の「17」である。なお、IPパケットに付加されるラベルは例えば1バイトで端子 $30_1 \sim 30_X$ の端子番号を表しており、送信先の受信側装置で出力ポートを指定するために用いられる。

【0043】

出力窓口部40はj（jは例えば9）個のバッファ $41_1 \sim 41_j$ を有しており、バッファ $41_1 \sim 41_3$ はUDP用途とされ、バッファ $41_4 \sim 41_6$ はTCP用途とされ、バッファ $41_7 \sim 41_j$ はUDP、TCP以外の用途とされている。出力窓口部40はこれらの各バッファのデータ格納情報をスイッチ選択制御部46に通知する。なお、各バッファは供給されるシリアルデータをパラレルに変換するS/P変換器を有している。

【0044】

スイッチ選択制御部46は、プロトコルまたは次ヘッダ等で表されるデータ種別情報に対応するデータ種別テーブルが予め設定されている。例えば、プロトコルまたは次ヘッダの値「17」に対してはUDP用途、プロトコルまたは次ヘッダの値「06」に対してはTCP用途、プロトコルまたは次ヘッダの値「17」「06」以外に対してはUDP、TCP以外の用途が設定されている。なお、このテーブルは端子47を介して図示しない上位装置から書き換え可能である。

【0045】

スイッチ選択制御部46は入力ポート部45から出力要求があると、この出力要求に付加されたデータ種別情報（プロトコルまたは次ヘッダの値）にてデータ種別テーブルを参照して用途を得て、UDP用途のIPパケットはバッファ41

$1 \sim 413$ 、TCP用途のIPパケットはバッファ $414 \sim 416$ 、FTP用途のIPパケットはバッファ $417 \sim 41j$ それぞれのデータ格納情報を調べ、各バッファ内で現在書き込みを行っておらず最も空き領域が多いバッファを選択し、出力要求に付された端子番号の端子($301 \sim 30x$ のいずれか)と出力窓口部40内で選択したバッファとを接続するようにスイッチ部38を制御する。

【0046】

これにより、端子 $301 \sim 30x$ に入力されたIPパケットは、出力窓口部40のデータ種別情報に応じた用途の複数のバッファに振り分けられて格納される。出力窓口部40のj個のバッファそれぞれは先入れ先出し方式でデータを読み出して時分割多重部42に供給する。時分割多重部42は供給されるデータを時分割多重して端子44からシリアルに出力する。この出力データは例えば40GbpsのSONET-OC768信号である。

【0047】

図9は、入力ポート部45が実行する入力処理の一実施例のフローチャートを示す。同図中、ステップS40で端子 $301 \sim 30x$ に入力されたIPパケットを受信し、ステップS42でIPパケットが入力された端子の端子番号のラベルをIPパケットに付加する。次に、ステップS44で受信したIPパケットがIPv4であるかIPv6であるかを判別する。

【0048】

受信したIPパケットがIPv4の場合にはステップS46でIPパケットのヘッダからデータ種別情報(プロトコル)を抽出し、IPパケットがIPv6の場合にはステップS48でIPパケットのヘッダからデータ種別情報(次ヘッダ)を抽出する。この後、ステップS50で端子番号及びデータ種別情報を付した出力要求をスイッチ選択制御部46に通知し、ステップS52でラベルを付加したIPパケットをスイッチ部38に送出する。この後、ステップS40に進んでステップS40～S52を繰り返す。

【0049】

図10は、スイッチ選択制御部46が実行する選択制御処理の一実施例のフローチャートを示す。同図中、ステップS60で入力ポート部45から出力要求を

受信し、ステップ S 6 2 で出力窓口部 4 0 からバッファ 4 1₁ ~ 4 1_j それぞれのデータ格納情報を読み取る。次に、ステップ S 6 4 で出力要求に付加されたデータ種別情報にてデータ種別テーブルを参照して用途を得、得られた用途の複数のバッファのデータ格納情報から、各バッファ内で現在書き込みを行っておらず最も空き領域が多いバッファを選択する。そして、ステップ S 6 6 で出力要求に付された端子番号の端子と出力窓口部 4 0 内で選択したバッファとを接続するようにスイッチ部 3 8 を制御する。この後、ステップ S 6 0 に進んでステップ S 6 0 ~ S 6 6 を繰り返す。

【 0 0 5 0 】

上記実施例では、用途毎に複数の出力窓口の信号が、時分割多重して送出されるため、それぞれの信号送出タイミングは同じになり、他のパケットが出終わるまで待ち合わせる必要がなく、遅延揺らぎが発生しない。また、出力窓口毎にこの用途を割り当てて、異なる用途の信号がお互いに干渉しないようにすることが出来る。例えば、ストリーム信号と、バースト信号で、出力窓口を分けることにより、安定したストリーム信号の伝送帯域の確保を簡易に行える。あるいは、特定の企業に貸し出す専用線として、特定の窓口を割り当てれば帯域監視等を行わずとも、確実な帯域割当てを行うことができる。

【 0 0 5 1 】

図 1 1 は、本発明の送信側伝送装置の第 4 実施例のブロック構成図を示す。同図中、図 4 と同一部分には同一符号を付す。図 1 1 において、端子 3 0₁ ~ 3 0_X には X (X は例えば 4 0) 系統のシリアルデータが入力され、窓口選択制御回路 3 2 内の入力ポート部 5 5 に供給される。窓口選択制御回路 3 2 は、入力ポート部 5 5 とスイッチ選択制御部 5 6 とスイッチ部 3 8 と出力窓口部 4 0 とより構成されている。なお、上記のデータとしては例えば 1 G b p s の信号である。

【 0 0 5 2 】

入力ポート部 5 5 は端子 3 0₁ ~ 3 0_X に対応してラベル挿入部 3 5₁ ~ 3 5_X が設けられており、シリアルデータとして入力される I P パケットにそのパケットが入力された端子 3 0₁ ~ 3 0_X の端子番号をラベルとして付加しスイッチ部 3 8 に供給する。これと共に、入力ポート部 5 5 は入力 I P パケットのヘッダ

情報内のQoSとプロトコルまたは次ヘッダとを抽出し、このQoSとプロトコルまたは次ヘッダと端子番号とを付し出力要求をスイッチ選択制御部56に通知する。

【0053】

ここで、IPパケットは、IPv4では図5(A)に示すフォーマットであり、ヘッダの第1オクテットの第8～11ビットにQoSが設定され、ヘッダの第3オクテットの第8～15ビットにトランスポート層のプロトコルが設定されている。このプロトコルは、TCPの場合は、値が16進表示の「06」であり、UDPの場合は、値が16進表示の「17」である。また、IPv6では図5(B)に示すフォーマットであり、ヘッダの第1オクテットの第4～7ビットにQoSが設定され、ヘッダの第2オクテットの第16～23ビットに次ヘッダが設定されている。この次ヘッダは、TCPの場合は値が16進表示の「06」であり、UDPの場合は、値が16進表示の「17」である。なお、IPパケットに付加されるラベルは例えば1バイトで端子 $30_1 \sim 30_X$ の端子番号を表しており、送信先の受信側装置で出力ポートを指定するために用いられる。

【0054】

出力窓口部40はk(kは例えば27)個のバッファ $41_1 \sim 41_k$ を有しており、バッファ $41_1 \sim 41_3$ はUDP用途の高優先度とされ、バッファ $41_4 \sim 41_6$ はUDP用途の中優先度とされ、バッファ $41_7 \sim 41_9$ はUDP用途の低優先度とされている。また、バッファ $41_{10} \sim 41_{12}$ はTCP用途の高優先度とされ、バッファ $41_{13} \sim 41_{15}$ はTCP用途の中優先度とされ、バッファ $41_{16} \sim 41_{18}$ はTCP用途の低優先度とされ、バッファ $41_{19} \sim 41_{21}$ はUDP、TCP以外の用途の高優先度とされ、バッファ $41_{22} \sim 41_{24}$ はUDP、TCP以外の用途の中優先度とされ、バッファ $41_{25} \sim 41_k$ はUDP、TCP以外の用途の低優先度とされている。出力窓口部40はこれらの各バッファのデータ格納情報をスイッチ選択制御部56に通知する。なお、各バッファは供給されるシリアルデータをパラレルに変換するS/P変換器を有している。

【0055】

スイッチ選択制御部 5 6 は、Q o S とプロトコルまたは次ヘッダ等で表されるデータ種別情報とに対応するデータ種別テーブルが予め設定されている。例えば、プロトコルまたは次ヘッダの値「1 7」に対してはUDP用途、プロトコルまたは次ヘッダの値「0 6」に対してはTCP用途、プロトコルまたは次ヘッダの値「1 7」「0 6」以外に対してはUDP、TCP以外の用途が設定され、各用途毎にQ o S 値が0 ~ 3 は低優先度、Q o S 値が4, 5 は中優先度、Q o S 値が6, 7 は高優先度と設定されている。なお、このテーブルは端子 5 7 を介して図示しない上位装置から書き換え可能である。

【0 0 5 6】

スイッチ選択制御部 5 6 は入力ポート部 5 5 から出力要求があると、この出力要求に付加されたデータ種別情報（プロトコルまたは次ヘッダの値）にてデータ種別テーブルを参照して用途及び優先度を得て、この用途及び優先度に対応するバッファのデータ格納情報を調べる。例えば、UDP用途で高優先度のIPパケットはバッファ 4 1₁ ~ 4 1₃ のデータ格納情報を調べ、TCP用途で中優先度のIPパケットは 4 1₄ ~ 4 1₆ のデータ格納情報を調べ、UDP、TCP以外の用途の低優先度のIPパケットはバッファ 4 1₂₅ ~ 4 1_k のデータ格納情報を調べる。そして、各バッファ内で現在書き込みを行っておらず最も空き領域が多いバッファを選択し、出力要求に付された端子番号の端子（3 0₁ ~ 3 0_Xのいずれか）と、出力窓口部 4 0 内で選択したバッファとを接続するようにスイッチ部 3 8 を制御する。

【0 0 5 7】

これにより、端子 3 0₁ ~ 3 0_X に入力されたIPパケットは、出力窓口部 4 0 の用途と優先度とに応じた複数のバッファに振り分けられて格納される。出力窓口部 4 0 の k 個のバッファそれぞれは先入れ先出し方式でデータを読み出して時分割多重部 4 2 に供給する。時分割多重部 4 2 は供給されるデータを時分割多重して端子 4 4 からシリアルに出力する。この出力データは例えば 4 0 G b p s のSONET-OC 7 6 8 信号である。

【0 0 5 8】

図 1 2 は、入力ポート部 5 5 が実行する入力処理の一実施例のフローチャート

を示す。同図中、ステップ S 7 0 で端子 $30_1 \sim 30_X$ に入力された I P パケットを受信し、ステップ S 7 2 で I P パケットが入力された端子の端子番号のラベルを I P パケットに付加する。次に、ステップ S 7 4 で受信した I P パケットが I P v 4 であるか I P v 6 であるかを判別する。

【 0 0 5 9 】

受信した I P パケットが I P v 4 の場合にはステップ S 7 6 で I P パケットのヘッダからデータ種別情報（プロトコル）及び Q o S を抽出し、I P パケットが I P v 6 の場合にはステップ S 7 8 で I P パケットのヘッダからデータ種別情報（次ヘッダ）及び Q o S を抽出する。この後、ステップ S 8 0 で端子番号及びデータ種別情報及び Q o S を付した出力要求をスイッチ選択制御部 5 6 に通知し、ステップ S 8 2 でラベルを付加した I P パケットをスイッチ部 3 8 に送出する。この後、ステップ S 7 0 に進んでステップ S 7 0 ～ S 8 2 を繰り返す。

【 0 0 6 0 】

図 1 3 は、スイッチ選択制御部 5 6 が実行する選択制御処理の一実施例のフローチャートを示す。同図中、ステップ S 9 0 で入力ポート部 5 5 から出力要求を受信し、ステップ S 9 2 で出力窓口部 4 0 からバッファ $41_1 \sim 41_k$ それぞれのデータ格納情報を読み取る。次に、ステップ S 9 4 で出力要求に付加されたデータ種別情報にてデータ種別テーブルを参照して用途と優先度を得、得られた用途と優先度に応じた複数のバッファのデータ格納情報から、各バッファ内で現在書き込みを行っておらず最も空き領域が多いバッファを選択する。そして、ステップ S 9 6 で出力要求に付された端子番号の端子と出力窓口部 4 0 内で選択したバッファとを接続するようにスイッチ部 3 8 を制御する。この後、ステップ S 9 0 に進んでステップ S 9 0 ～ S 9 6 を繰り返す。

【 0 0 6 1 】

このように、出力窓口部 4 0 内で用途及び優先度毎に複数のバッファを割り当て、それぞれのデータ格納情報に基づいて、入力 I P パケットをその Q o S 値とデータ種別情報に対応する用途及び優先度のバッファのうち、最も空き領域が多いバッファを選択して格納することにより、入力された I P パケットがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、より細か

なサービスに対し、伝送帯域を割り当てること可能となる。

【0062】

図14は、本発明の送信側伝送装置の第5実施例のブロック構成図を示す。同図中、入力ポート部60の入力ポート62₁～62_nにはn系統のシリアルデータが入力される。なお、上記のデータとしては例えば1Gbpsの信号である。

【0063】

入力ポート部60には入力ポート62₁～62_nに対応してラベル挿入部64₁～64_nが設けられており、シリアルデータとして入力されるIPパケットに、そのパケットが入力された入力ポート62₁～62_nの端子番号をラベルとして付加しプライオリティ検出部66₁～66_nに供給する。プライオリティ検出部66₁～66_nは供給されるIPパケットのヘッダ情報内のQoSとプロトコルまたは次ヘッダとを抽出し、このQoSとプロトコルまたは次ヘッダと端子番号とを付し出力要求をスイッチ選択制御部68に通知し、また、ラベルの付されたIPパケットをスイッチ部70に供給する。なお、IPパケットに付加されるラベルは例えば1バイトで入力ポート62₁～62_nの端子番号を表しており、送信先の受信側装置で出力ポートを指定するために用いられる。

【0064】

ここで、IPパケットは、IPv4では図5(A)に示すフォーマットであり、ヘッダの第1オクテットの第8～11ビットにQoSが設定され、ヘッダの第3オクテットの第8～15ビットにトランスポート層のプロトコルが設定されている。このプロトコルは、TCPの場合は、値が16進表示の「06」であり、UDPの場合は、値が16進表示の「17」である。また、IPv6では図5(B)に示すフォーマットであり、ヘッダの第1オクテットの第4～7ビットにQoSが設定され、ヘッダの第2オクテットの第16～23ビットに次ヘッダが設定されている。この次ヘッダは、TCPの場合は値が16進表示の「06」であり、UDPの場合は、値が16進表示の「17」である。

【0065】

出力窓口部72はk(kは例えば27)個のバッファ74₁～74_kを有しており、バッファ74₁～74₃はUDP用途の高優先度とされ、バッファ74₄



～74₆はUDP用途の中優先度とされ、バッファ74₇～74₉はUDP用途の低優先度とされている。また、バッファ74₁₀～74₁₂はTCP用途の高優先度とされ、バッファ74₁₃～74₁₅はTCP用途の中優先度とされ、バッファ74₁₆～74₁₈はTCP用途の低優先度とされ、バッファ74₁₉～74₂₁はUDP，TCP以外の用途の高優先度とされ、バッファ74₂₂～74₂₄はUDP，TCP以外の用途の中優先度とされ、バッファ74₂₅～74_kはUDP，TCP以外の用途の低優先度とされている。出力窓口部72はこれらの各バッファのデータ格納情報をスイッチ選択制御部68に通知する。なお、各バッファは供給されるシリアルデータをパラレルに変換するS/P変換器を有している。

【0066】

スイッチ選択制御部68は、QoSとプロトコルまたは次ヘッダ等で表されるデータ種別情報とに対応するデータ種別テーブルが予め設定されている。例えば、プロトコルまたは次ヘッダの値「17」に対してはUDP用途、プロトコルまたは次ヘッダの値「06」に対してはTCP用途、プロトコルまたは次ヘッダの値「17」「06」以外に対してはUDP，TCP以外の用途が設定され、各用途毎にQoS値が0～3は低優先度、QoS値が4，5は中優先度、QoS値が6，7は高優先度と設定されている。

【0067】

スイッチ選択制御部68は入力ポート部60から出力要求があると、この出力要求に付加されたデータ種別情報（プロトコルまたは次ヘッダの値）にてデータ種別テーブルを参照して用途及び優先度を得て、この用途及び優先度に対応するバッファのデータ格納情報を調べる。例えば、UDP用途で高優先度のIPパケットはバッファ74₁～74₃のデータ格納情報を調べ、TCP用途で中優先度のIPパケットは74₄～74₆のデータ格納情報を調べ、UDP，TCP以外の用途の低優先度のIPパケットはバッファ74₂₅～74_kのデータ格納情報を調べる。そして、各バッファ内で現在書き込みを行っておらず最も空き領域が多いバッファを選択し、出力要求に付された端子番号の入力ポート（62₁～62_nのいずれか）と、出力窓口部72内で選択したバッファとを接続するように

スイッチ部 7 0 を制御する。

【 0 0 6 8 】

これにより、入力ポート $6 2_1 \sim 6 2_n$ に入力された I P パケットは、出力窓口部 7 2 の用途と優先度とに応じた複数のバッファに振り分けられて格納される。出力窓口部 7 2 の k 個のバッファ $7 4_1 \sim 7 4_k$ それぞれは、先入れ先出し方式でデータを読み出して S O N E T フレーム作成部 $7 6_1 \sim 7 6_k$ に供給する。S O N E T フレーム作成部 $7 6_1 \sim 7 6_k$ それぞれはバッファから供給されるラベルの付された I P パケットを S O N E T にマッピングするためにパスオーバーヘッドを挿入し、ポインタ処理で S P E の作成を行って時分割多重部 7 8 に供給する。

【 0 0 6 9 】

時分割多重部 7 8 は供給される S O N E T フレームを時分割多重して S / L O H (セクション／ラインオーバーヘッド) 挿入部 8 0 にシリアルに供給する。S / L O H 挿入部 8 0 は供給されるシリアルデータにセクションオーバーヘッド及びラインオーバーヘッドを挿入する。この後、S C R (スクランブル) 部 8 2 でスクランブルをかけ、E / O (電気／光) 変換部 8 4 で光信号に変換して、例えば 4 0 G b p s の S O N E T - O C 7 6 8 信号として光ファイバネットワーク 8 6 に送出する。

【 0 0 7 0 】

図 1 5 は、本発明の受信側伝送装置の第 1 実施例のブロック構成図を示す。これは図 1 4 の送信側回路に対応する受信側回路である。図 1 5 において、光ファイバネットワーク 8 6 を伝送された 4 0 G b p s の S O N E T - O C 7 6 8 信号は E / O 変換部 8 8 で受信され電気信号に変換される。この後、D S C R (デスクランブル) 部 9 0 でスクランブルが解かれ、S / L O H 終端部 9 2 でセクションオーバーヘッド及びラインオーバーヘッドを除去されたシリアルデータとされ、時分割多重部 9 4 に供給される。

【 0 0 7 1 】

時分割多重部 9 4 は多重信号を S O N E T フレームに分離し、各 S O N E T フレームを出力窓口部 9 6 内の S O N E T フレーム終端部 $9 8_1 \sim 9 8_k$ それぞれ



に供給する。SONETフレーム終端部 $98_1 \sim 98_k$ それぞれはSONETフレームのポインタ処理を行ってパスオーバーヘッドを除去し、ラベルの付されたIPパケットの形態に変換してバッファ $100_1 \sim 100_k$ それぞれに格納する。バッファ $100_1 \sim 100_k$ は先入れ先出し方式でデータを読み出してラベル検出部 $102_1 \sim 102_k$ に供給する。

【0072】

ラベル検出部 $102_1 \sim 102_k$ は各IPパケットに付されたラベルを検出し、検出したラベルをバッファ番号(1~k)と共に出力要求に付してスイッチ選択制御部104に通知する。これと共に、ラベルを除去したIPパケットをスイッチ部106に供給する。スイッチ選択制御部104は出力要求を通知したバッファ番号のIPパケットを、出力要求に付されたラベルで指示される端子番号の出力ポート(出力ポート部108内の出力ポート $110_1 \sim 100_n$ のいずれか)に接続するようにスイッチ部106を制御する。これにより、各IPパケットはラベルで指示された出力ポート $110_1 \sim 100_n$ から出力される。

【0073】

このようにして、既存のSONETネットワークに本発明の伝送装置が混在でき、SONETの伝送装置は内部回路も技術が確立されているため、処理が簡単であるというメリットがある。また、入力ポートの一部をSONET信号に割り当てることにより、SONET信号とパケット信号を混在して送信することができる。

【0074】

図16は、本発明の送信側伝送装置の第6実施例のブロック構成図を示す。同図中、図14と同一部分には同一符号を付し、その説明を省略する。この実施例では図14のSONETフレーム作成部 $76_1 \sim 76_k$ の代わりに簡易SONETフレーム作成部 $176_1 \sim 176_k$ を用いている。

【0075】

簡易SONETフレーム作成部 $176_1 \sim 176_k$ それぞれはバッファから供給されるラベルの付されたIPパケットにパスオーバーヘッドを挿入することなく、ポインタ値として固定値を挿入して簡易型SONETフレームを作成し、作

成した簡易型SONETフレームを時分割多重部78に供給する。

【0076】

図17は、本発明の受信側伝送装置の第2実施例のブロック構成図を示す。これは図16の送信側回路に対応する受信側回路である。図17において、図15と同一部分には同一符号を付し、その説明を省略する。この実施例では図15のSONETフレーム終端部 $98_1 \sim 98_k$ の代わりに簡易SONETフレーム終端部 $198_1 \sim 198_k$ を用いる点である。

【0077】

簡易SONETフレーム終端部 $198_1 \sim 198_k$ それぞれはSONETフレームのポインタ処理を行うことなくSONETフレームのポインタ値を除去してラベルの付されたIPパケットの形態に変換してバッファ $100_1 \sim 100_k$ それぞれに格納する。

【0078】

本実施例ではデータをマッピングした簡易型SONETフレームはポインタ値を固定することにより通常のSONETと同様に扱えポインタ処理も不要となり、既存のSONETネットワークに本装置を混在することが可能となる。

【0079】

図18は、本発明の送信側伝送装置の第7実施例のブロック構成図を示す。同図中、図14と同一部分には同一符号を付し、その説明を省略する。この実施例ではSONETフレームに代えて8B/10B符号変換フレームを用いる。このため、出力窓口部172にはk個のバッファ $74_1 \sim 74_k$ だけが設けられている。バッファ $74_1 \sim 74_k$ から読み出されたラベルの付されたIPパケットは時分割多重部78で時分割多重されシリアルデータとして8B/10B符号変換部180に供給され、ここで8B/10B符号変換される。その後、E/O変換部84で光信号に変換して、光ファイバネットワーク86に送出する。

【0080】

図19は、本発明の受信側伝送装置の第3実施例のブロック構成図を示す。これは図18の送信側回路に対応する受信側回路である。図19において、図15と同一部分には同一符号を付し、その説明を省略する。この実施例では光ファイ

パネットワーク 86 を伝送された光信号は E/O 変換部 88 で受信され電気信号に変換された後、8B/10B 符号逆変換部 192 に供給され、ここで 8B/10B 符号逆変換されて時分割多重部 94 に供給される。また、時分割多重部 94 で分離された各 IP パケットはバッファ 100₁ ~ 100_k それぞれに格納される。

【0081】

この実施例では、SONET と比べてフレームを作成する必要がなく、また SCR の必要も無いので処理が簡単となる。また、フレームなしで伝送するため多重前と分割後でデータ並びが変わるものの、ラベルに入力ポート情報を持っているため、出力窓口部 96 の同じバッファに一連のデータが入らなくてもデータを復元することが可能となる。

【0082】

図 20 は、本発明の送信側伝送装置の第 8 実施例のブロック構成図を示す。同図中、図 14 と同一部分には同一符号を付し、その説明を省略する。この実施例では図 14 のラベル挿入部 64₁ ~ 64_n の代わりに MAC 削除ラベル挿入部 164₁ ~ 164_n を用いている。MAC 削除ラベル挿入部 164₁ ~ 164_n それぞれは、シリアルデータとして入力される IP パケットの MAC アドレスを削除し、そのパケットが入力された入力ポート 62₁ ~ 62_n の端子番号をラベルとして付加しプライオリティ検出部 66₁ ~ 66_n に供給する。

【0083】

ここで、入力信号が IP パケットの場合、受信側装置とのデータリンクの確立は、SONET 装置間の通信であるので IEEE 802.3/802.2 を使う必要がない。従って、IP パケットの MAC ヘッダに含まれる DA (宛先アドレス) と SA (送信元アドレス) の MAC アドレスは受信側装置との通信には不要である。そこで、本実施例では図 21 (A), (B) それぞれに示す Ethernet, IEEE 802.3 それぞれの IP パケットにおける DA, SA を削除して、図 21 (C), (D) それぞれに示す形態で通信を行う。これにより、IP パケット長を短くでき、データ伝送効率を向上させている。また、上記 SONET 装置間の通信の通信では ARP (Address Resolution Protocol)



protocol) 処理がいらなくなる。

【0084】

図22は、本発明の受信側伝送装置の第4実施例のブロック構成図を示す。これは図20の送信側回路に対応する受信側回路である。図22において、図15と同一部分には同一符号を付し、その説明を省略する。この実施例では出力ポート部108内にMAC作成部200₁～200_nが設けられ、スイッチ部106から供給されるIPパケットはMAC作成部200₁～200_nそれぞれで出力ポート110₁～110_nに対応したDA（宛先アドレス）と、SA（送信元アドレス）のMACアドレスを付与されて出力ポート110₁～110_nから出力される。

【0085】

（付記1） 複数の入力ポートを持つ入力ポート部と、複数のバッファを持つ出力窓口部との間の接続するスイッチ部を、前記複数のバッファそれぞれのデータ格納状況に応じて選択制御し、

前記複数の入力ポートからのデータを前記複数のバッファのうち空きのあるバッファに格納し、

前記複数のバッファから読み出されるデータを時分割多重して送信することを特徴とするデータ伝送方法。

【0086】

（付記2） 複数の入力ポートを持つ入力ポート部と、

複数のバッファを持つ出力窓口部と、

前記複数の入力ポートと前記複数のバッファとを接続するスイッチ部と、

前記複数のバッファそれぞれのデータ格納状況に応じ、前記複数の入力ポートからのデータを前記複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行う選択制御回路と、

前記複数のバッファから読み出されるデータを時分割多重して送信する時分割多重部とを

有することを特徴とする伝送装置。

【0087】



(付記 3) 付記 2 記載の伝送装置において、

前記出力窓口部は、前記データの優先度毎に複数のバッファを有し、

前記選択制御回路は、優先度毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記優先度毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うことを特徴とする伝送装置。

【 0 0 8 8 】

(付記 4) 付記 2 記載の伝送装置において、

前記出力窓口部は、前記データの種別毎に複数のバッファを有し、

前記選択制御回路は、種別毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記種別毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うことを特徴とする伝送装置。

【 0 0 8 9 】

(付記 5) 付記 2 記載の伝送装置において、

前記出力窓口部は、前記データの種別及び優先度毎に複数のバッファを有し、

前記選択制御回路は、種別及び優先度毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記種別及び優先度毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うことを特徴とする伝送装置。

【 0 0 9 0 】

(付記 6) 付記 3 乃至 5 のいずれか記載の伝送装置において、

前記入力ポート部に入力するデータは I P パケットであることを特徴とする伝送装置。

【 0 0 9 1 】

(付記 7) 付記 3 乃至 6 のいずれか記載の伝送装置において、

前記入力ポート部は、複数の入力ポートそれぞれに応じたラベルをデータに付加するラベル挿入部を

有することを特徴とする伝送装置。

【 0 0 9 2 】



(付記 8) 付記 7 記載の伝送装置において、

前記出力窓口部は、複数のバッファから読み出されるデータそれぞれで S O N E T フレームを作成して前記時分割多重部に供給する S O N E T フレーム作成部を

有することを特徴とする伝送装置。

【 0 0 9 3 】

(付記 9) 付記 7 記載の伝送装置において、

前記出力窓口部は、複数のバッファから読み出されるデータそれぞれで簡易 S O N E T フレームを作成して前記時分割多重部に供給する簡易 S O N E T フレーム作成部を

有することを特徴とする伝送装置。

【 0 0 9 4 】

(付記 1 0) 付記 7 記載の伝送装置において、

前記時分割多重部で多重化されたデータを 8 B / 1 0 B 変換して送信する 8 B / 1 0 B 変換部を

有することを特徴とする伝送装置。

【 0 0 9 5 】

(付記 1 1) 付記 6 記載の伝送装置において、

前記入力ポート部は、 I P パケットの M A C アドレスを削除し、複数の入力ポートそれぞれに応じたラベルを前記 I P パケットに付加する M A C 削除ラベル挿入部を

有することを特徴とする伝送装置。

【 0 0 9 6 】

(付記 1 2) 付記 7 記載の伝送装置から送信された信号を受信する伝送装置において、

受信信号を時分割多重分離した複数のデータそれぞれに付加されているラベルを検出するラベル検出部と、

前記分離した複数のデータそれぞれを格納する複数のバッファと、

前記複数のバッファと複数の出力ポートとを接続する第 2 のスイッチ部と、

検出されたラベルに応じた出力ポートから前記複数のデータそれぞれを出力するよう前記スイッチ部の選択制御を行う第2の選択制御回路を有することを特徴とする伝送装置。

【0097】

【発明の効果】

上述の如く、請求項1に記載の発明は、複数の入力ポートからのデータを複数のバッファのうち空きのあるバッファに格納し、複数のバッファから読み出されるデータを時分割多重して送信するため、入力されたデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、複数の系統のデータの伝送順序が入れ替わるおそれを低減でき、データは入力ポートから空きのあるバッファに入るのでデータの先頭部を識別する必要がなくなり、出力ポートに無駄なバッファ領域が発生せず、複雑な処理を必要とせず遅延を低減できる。

【0098】

請求項2に記載の発明は、複数のバッファそれぞれのデータ格納状況に応じ、複数の入力ポートからのデータを前記複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行い、複数のバッファから読み出されるデータを時分割多重して送信するため、入力されたデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、複数の系統のデータの伝送順序が入れ替わるおそれを低減でき、データは入力ポートから空きのあるバッファに入るのでデータの先頭部を識別する必要がなくなり、出力ポートに無駄なバッファ領域が発生せず、複雑な処理を必要とせず遅延を低減できる。

【0099】

請求項3に記載の発明では、出力窓口部は、前記データの優先度毎に複数のバッファを有し、選択制御回路は、優先度毎の複数のバッファの格納状況に応じ、前記複数の入力ポートからのデータを前記優先度毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うため、各優先度のデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、各優先度の系統のデータの伝送順序が入れ替わるおそれを低減できる。

【 0 1 0 0 】

請求項 4 に記載の発明では、出力窓口部は、前記データの種別毎に複数のバッファを有し、選択制御回路は、種別毎の複数のバッファの格納状況に応じ、複数の入力ポートからのデータを種別毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うため、別のデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、各種別のデータの伝送順序が入れ替わるおそれを低減できる。

【 0 1 0 1 】

請求項 5 に記載の発明では、出力窓口部は、データの種別及び優先度毎に複数のバッファを有し、選択制御回路は、種別及び優先度毎の複数のバッファの格納状況に応じ、複数の入力ポートからのデータを前記種別及び優先度毎の複数のバッファのうち空きのあるバッファに格納するよう前記スイッチ部の選択制御を行うため、各種別及び各優先度のデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、各種別及び各優先度の系統のデータの伝送順序が入れ替わるおそれを低減できる。

【 0 1 0 2 】

請求項 7 に記載の発明では、入力ポート部は、複数の入力ポートそれぞれに応じたラベルをデータに付加するラベル挿入部を有するため、受信側伝送装置においてデータに付加されたラベルを用いて、このデータをどの出力ポートから出力するかを決定できる。

【 0 1 0 3 】

請求項 8 に記載の発明では、出力窓口部は、複数のバッファから読み出されるデータそれぞれで S O N E T フレームを作成して前記時分割多重部に供給する S O N E T フレーム作成部を有するため、既存の S O N E T ネットワークに本発明の伝送装置が混在でき、処理が簡単である。

【 0 1 0 4 】

請求項 9 に記載の発明では、出力窓口部は、複数のバッファから読み出されるデータそれぞれで簡易 S O N E T フレームを作成して前記時分割多重部に供給する簡易 S O N E T フレーム作成部を有するため、ポインタ処理が不要で処理が簡

単になり、ポインタ値を固定することにより通常のSONETと同様に扱うことができる。

【0105】

請求項10に記載の発明は、時分割多重部で多重化されたデータを8B/10B変換して送信する8B/10B変換部を有するため、SONETと比べてフレームを作成する必要がなく、またSCRの必要も無いので処理が簡単となる。

【0106】

付記11に記載の発明では、入力ポート部は、IPパケットのMACアドレスを削除し、複数の入力ポートそれぞれに応じたラベルを前記IPパケットに付加するMAC削除ラベル挿入部を有するため、IPパケット長を短くでき、データ伝送効率を向上することができ、さらに本伝送装置間の通信においてARP処理がいらなくなる。

【0107】

付記12に記載の発明は、受信信号を時分割多重分離した複数のデータそれぞれに付加されているラベルを検出し、検出されたラベルに応じた出力ポートから複数のデータそれぞれを出力するよう選択制御を行うため、データに付加されたラベルを用いて、このデータをどの出力ポートから出力するかを決定できる。

【図面の簡単な説明】

【図1】

従来のデータ伝送方式を説明するための図である。

【図2】

従来の技術及び解決しようとする課題を説明する図である。

【図3】

本発明の送信側伝送装置の第1実施例のブロック構成図である。

【図4】

本発明の送信側伝送装置の第2実施例のブロック構成図である。

【図5】

IPパケットのフォーマットを示す図である。

【図6】

入力ポート部 3 4 が実行する入力処理の一実施例のフローチャートである。

【図 7】

スイッチ選択制御部 3 6 が実行する選択制御処理の一実施例のフローチャートである。

【図 8】

本発明の送信側伝送装置の第 3 実施例のブロック構成図である。

【図 9】

入力ポート部 4 5 が実行する入力処理の一実施例のフローチャートである。

【図 1 0】

スイッチ選択制御部 4 6 が実行する選択制御処理の一実施例のフローチャートである。

【図 1 1】

本発明の送信側伝送装置の第 4 実施例のブロック構成図である。

【図 1 2】

入力ポート部 5 5 が実行する入力処理の一実施例のフローチャートである。

【図 1 3】

スイッチ選択制御部 5 6 が実行する選択制御処理の一実施例のフローチャートである。

【図 1 4】

本発明の送信側伝送装置の第 5 実施例のブロック構成図である。

【図 1 5】

本発明の受信側伝送装置の第 1 実施例のブロック構成図である。

【図 1 6】

本発明の送信側伝送装置の第 6 実施例のブロック構成図である。

【図 1 7】

本発明の受信側伝送装置の第 2 実施例のブロック構成図である。

【図 1 8】

本発明の送信側伝送装置の第 7 実施例のブロック構成図である。

【図 1 9】

本発明の受信側伝送装置の第 3 実施例のブロック構成図である。

【図 2 0】

本発明の送信側伝送装置の第 8 実施例のブロック構成図である。

【図 2 1】

MAC アドレスの削除を説明するための図である。

【図 2 2】

本発明の受信側伝送装置の第 4 実施例のブロック構成図である。

【符号の説明】

1 0₁ ~ 1 0_M, 3 0₁ ~ 3 0_X 端子

1 2, 3 2 窓口選択制御回路

1 4, 3 4 入力ポート部

1 6, 3 6 スイッチ選択制御部

1 8, 3 8 スイッチ部

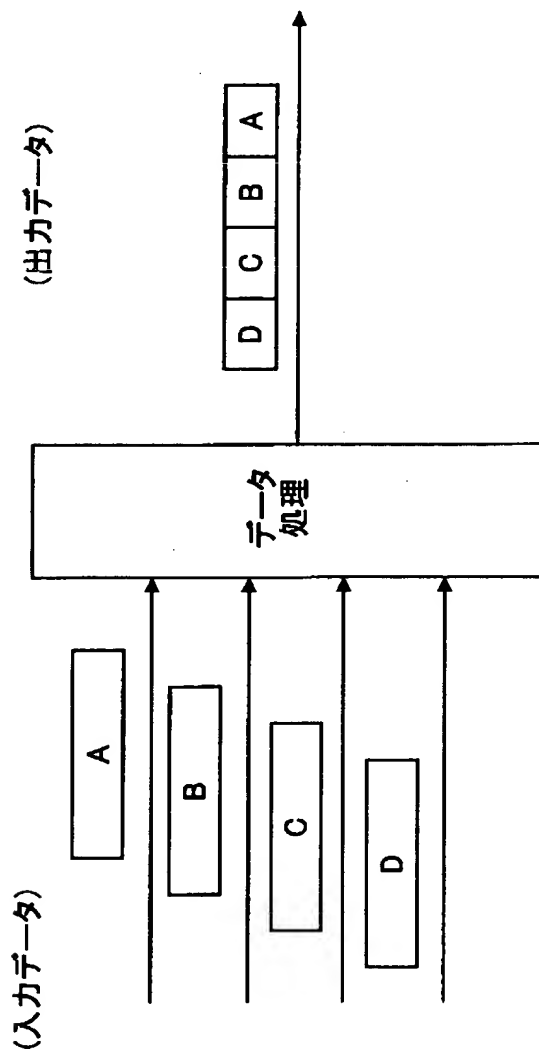
2 0, 4 0 出力窓口部

4 1₁ ~ 4 1₃ バッファ

【書類名】 図面

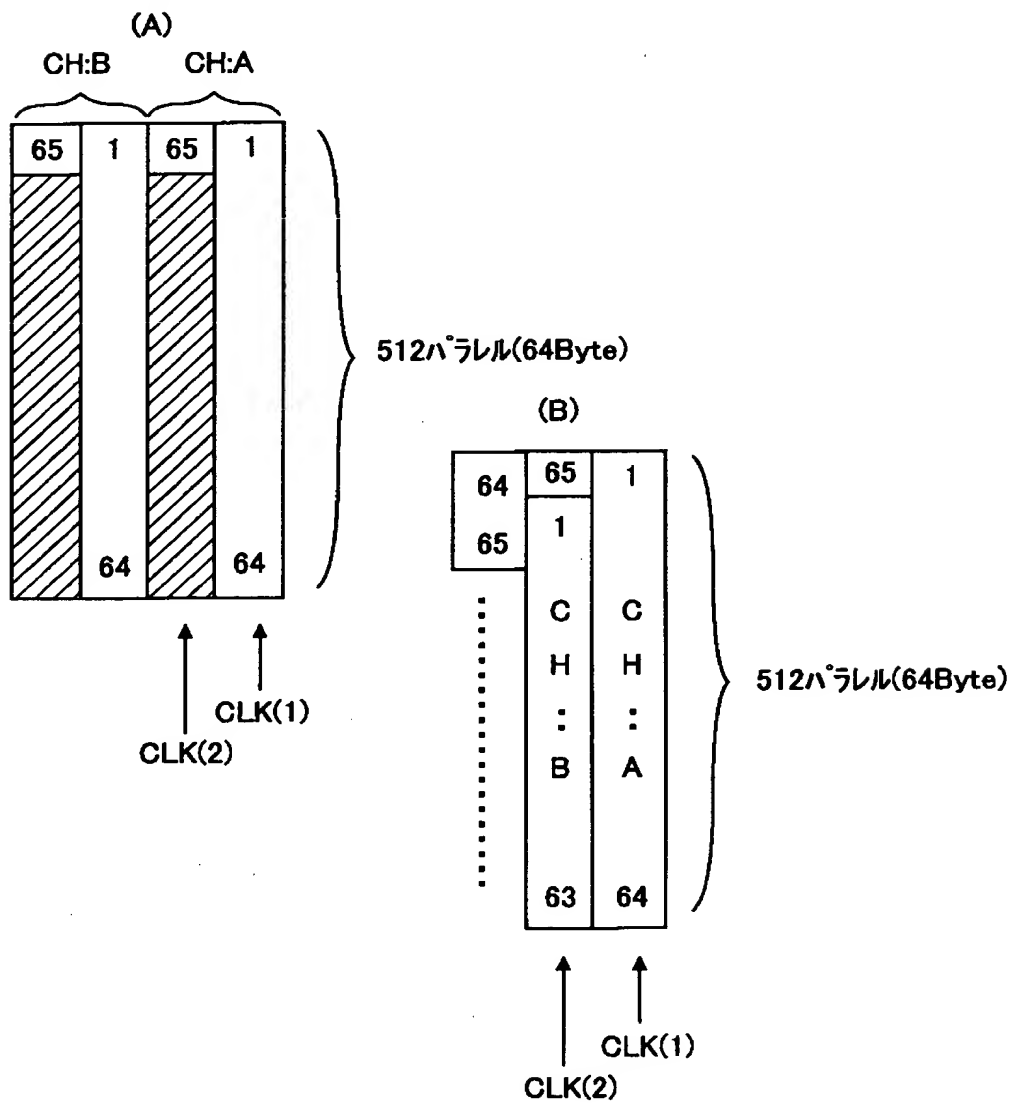
【図 1】

従来のデータ伝送方式を説明するための図



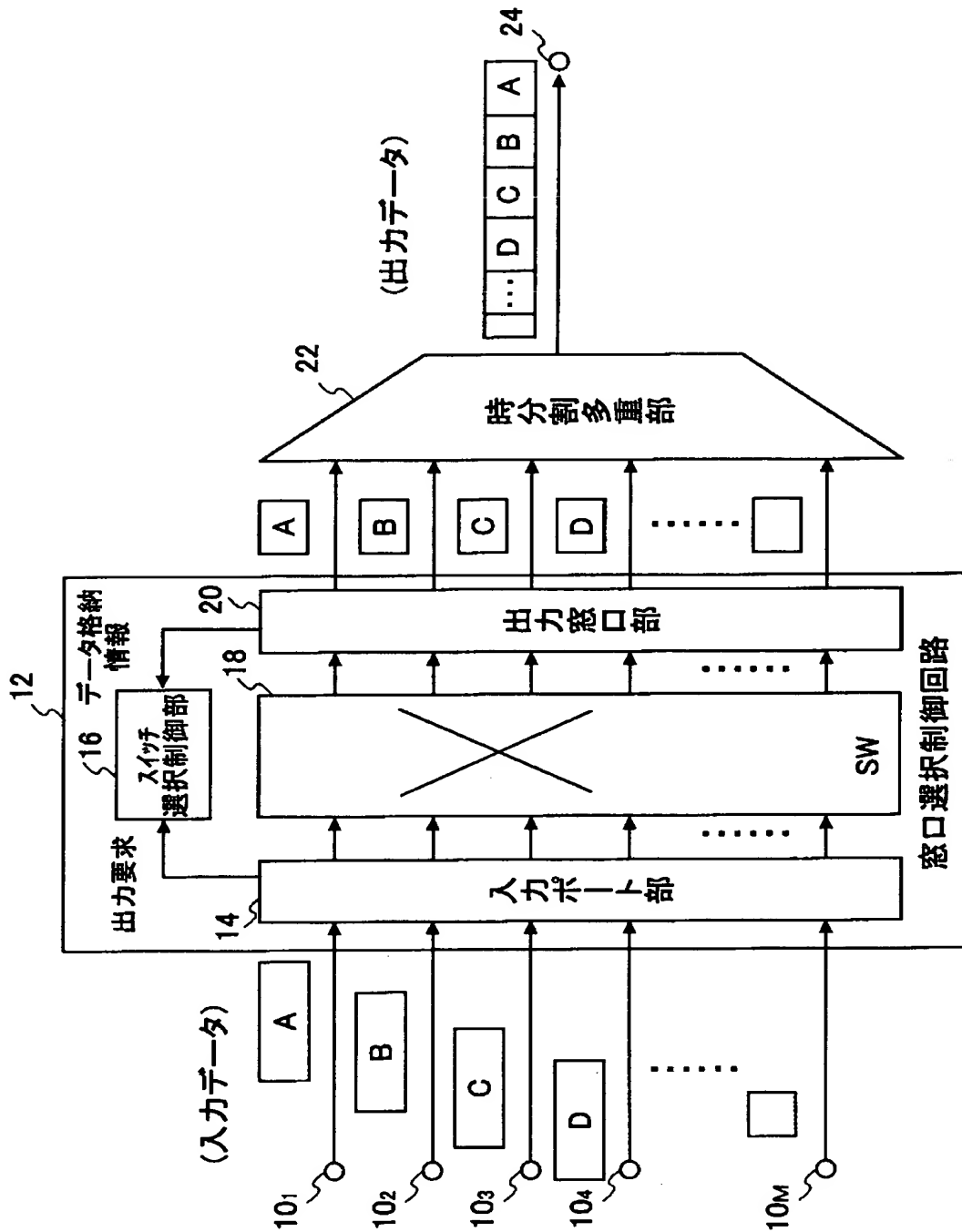
【図 2】

従来の技術及び解釈する課題を説明する図



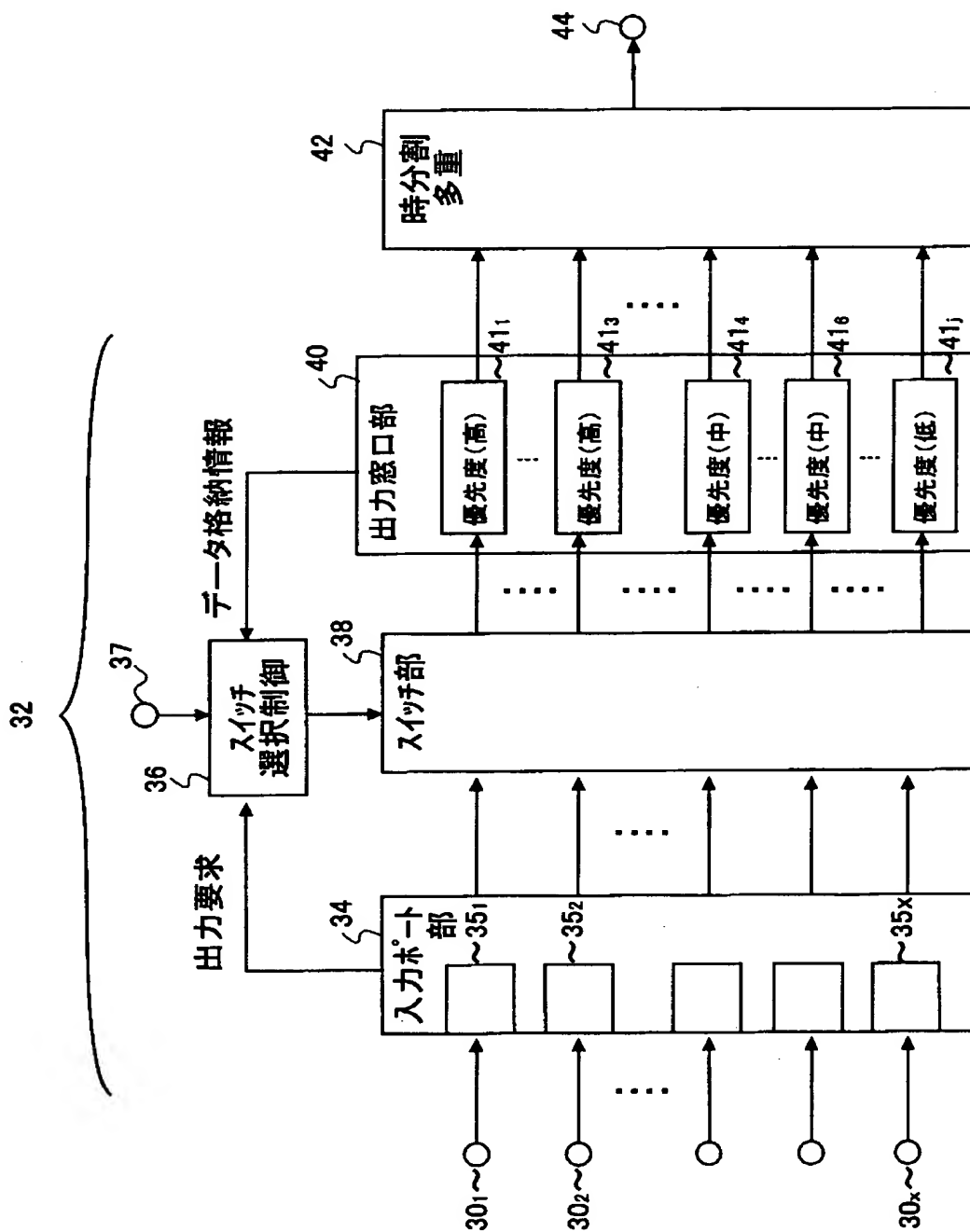
【図 3】

本発明の送信側伝送装置の第1実施例のブロック構成図



【図 4】

本発明の送信側伝送装置の第2実施例のブロック構成図



【図 5】

IPパケットのフォーマットを示す図

(A)

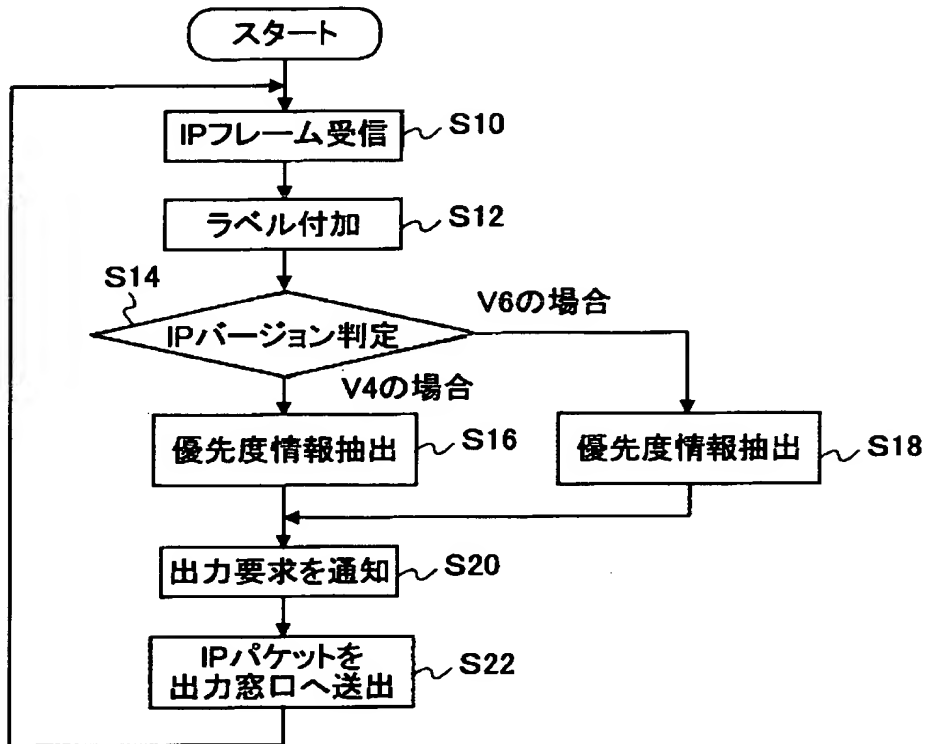
| | | | | | | | |
|-----------|------|-------|-----|-----------|----------|-------|----|
| 0 | 4 | 8 | 11 | 16 | 20 | 24 | 31 |
| バージョン | ヘッダ長 | QOS | TOS | パケット長 | | | |
| 識別子 | | | | F | フラグオフセット | | |
| 生存時間 | | プロトコル | | ヘッダチェックサム | | | |
| 送信元IPアドレス | | | | | | | |
| 宛先IPアドレス | | | | | | | |
| オプション | | | | | | パディング | |

(B)

| | | | | | | |
|----------|-----|--------|------|-------|----|----|
| 0 | 4 | 8 | 16 | 20 | 24 | 31 |
| バージョン | QOS | フローラベル | | | | |
| ペイロード長 | | | 次ヘッダ | ホップ制限 | | |
| 送信元IPアドレ | | | | | | |
| | | | | | | |
| | | | | | | |
| | | | | | | |
| 宛先IPアドレ | | | | | | |
| | | | | | | |
| | | | | | | |
| | | | | | | |

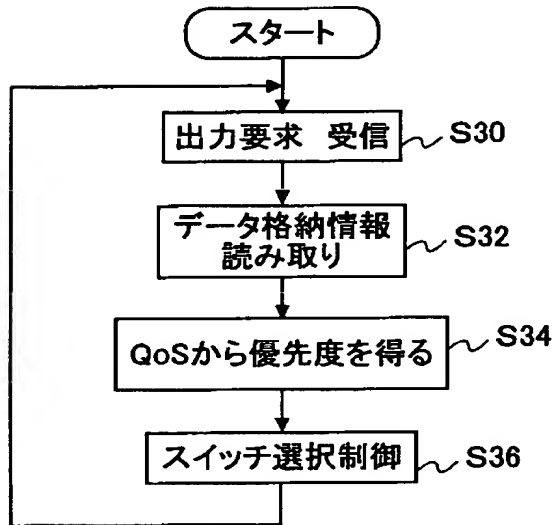
【図 6】

入力ポート部34が実行する入力処理の一実施例のフローチャート



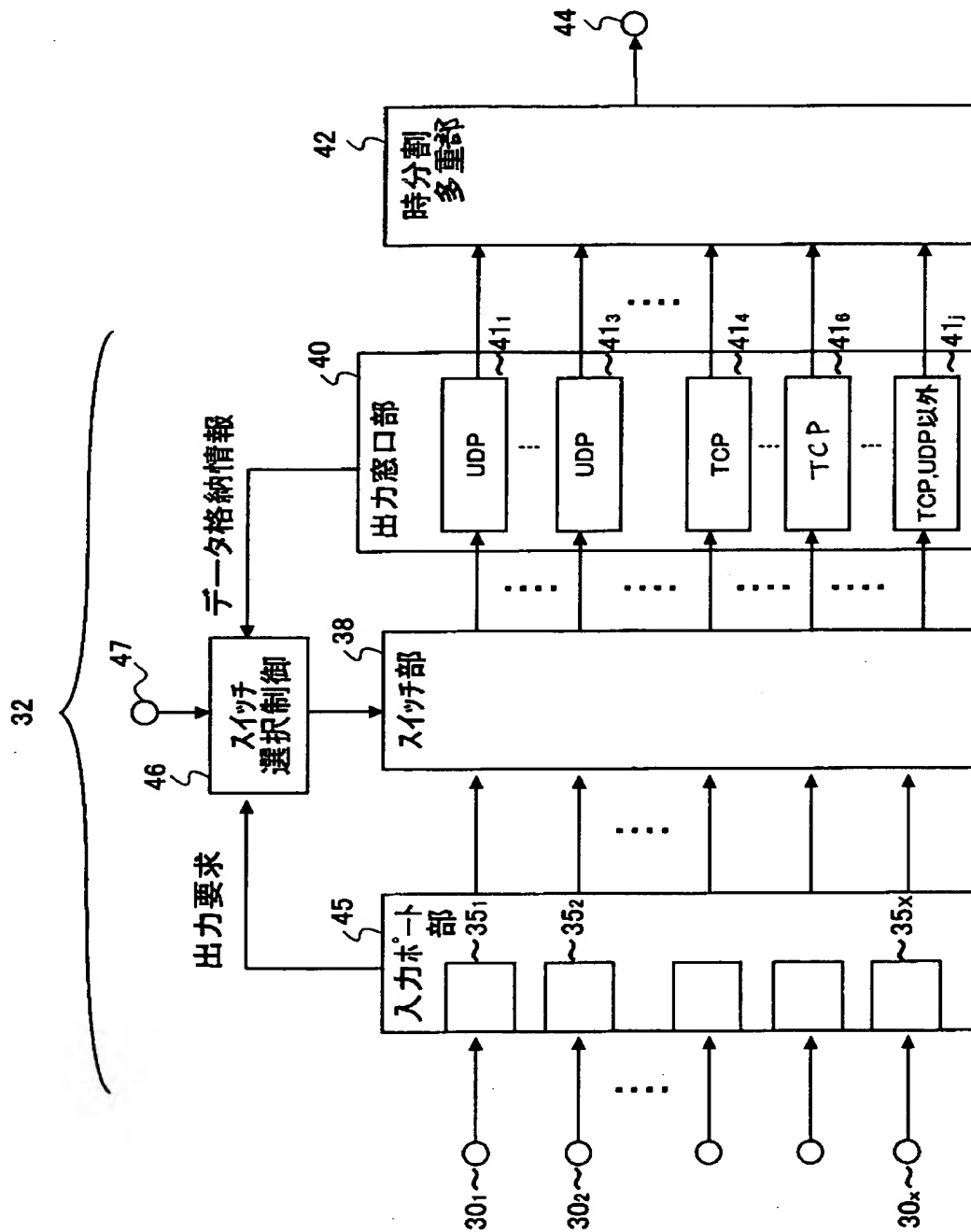
【図 7】

スイッチ選択制御部36が実行する選択制御処理の
一実施例のフローチャート



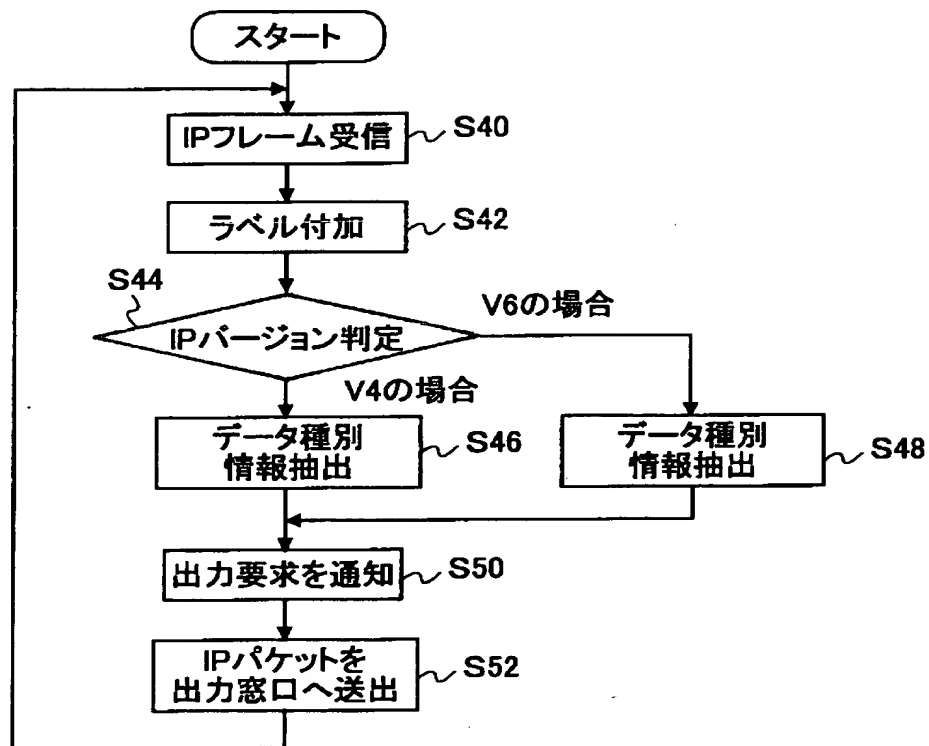
【図 8】

本発明の送信側伝送装置の第3実施例のブロック構成図



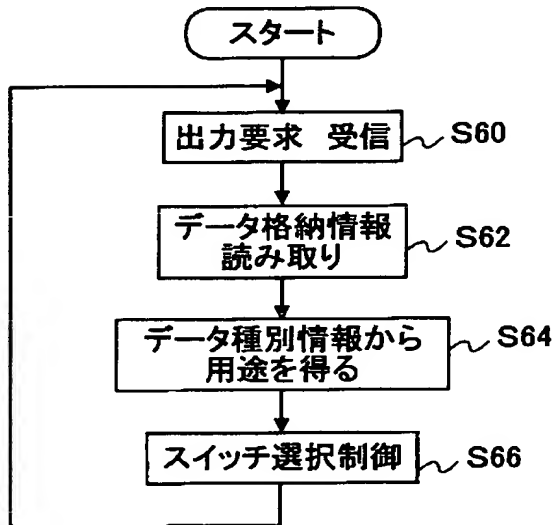
【図 9】

入力ポート部45が実行する入力処理の一実施例のフローチャート



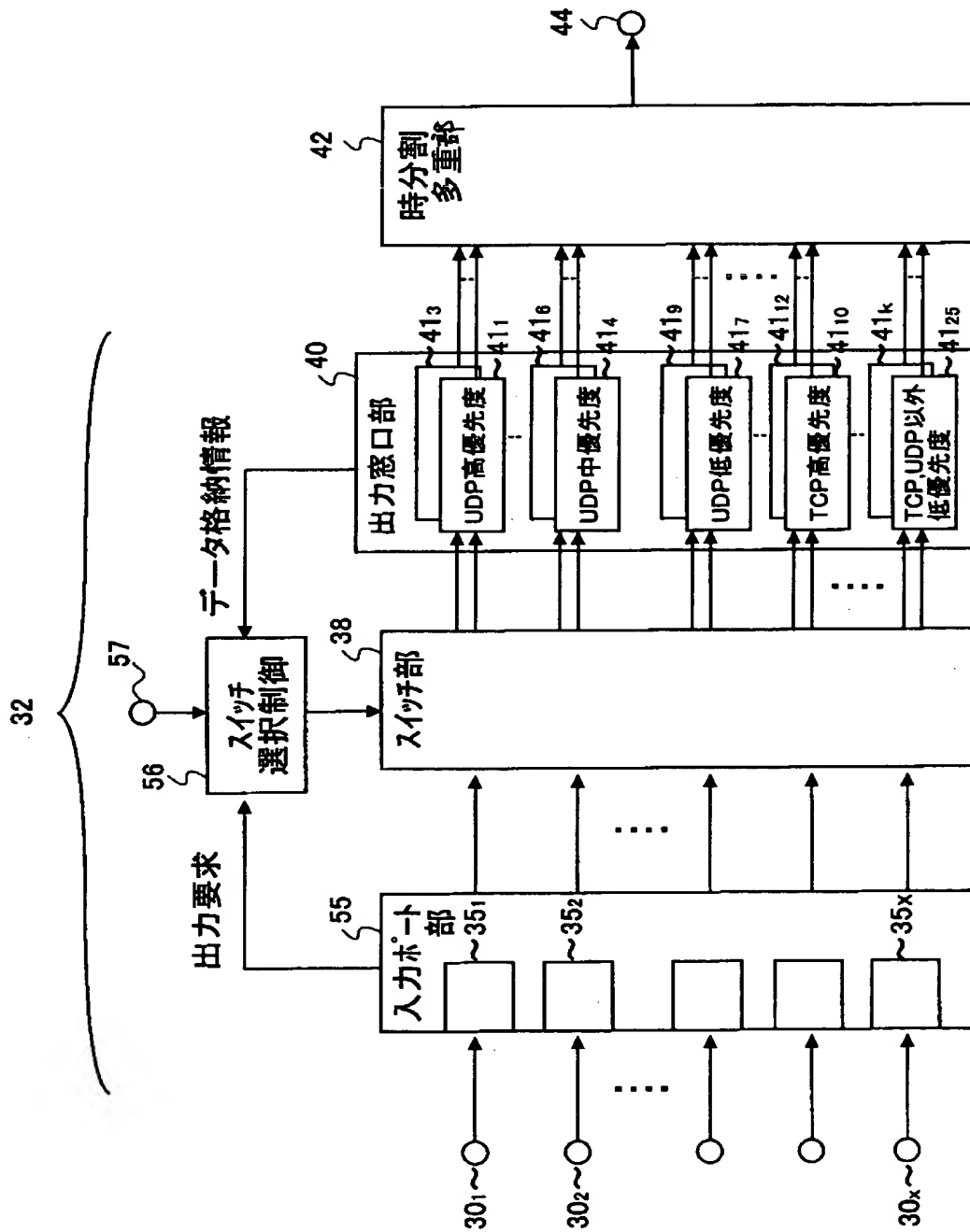
【図 1 0】

スイッチ選択制御部46が実行する選択制御処理の
一実施例のフローチャート



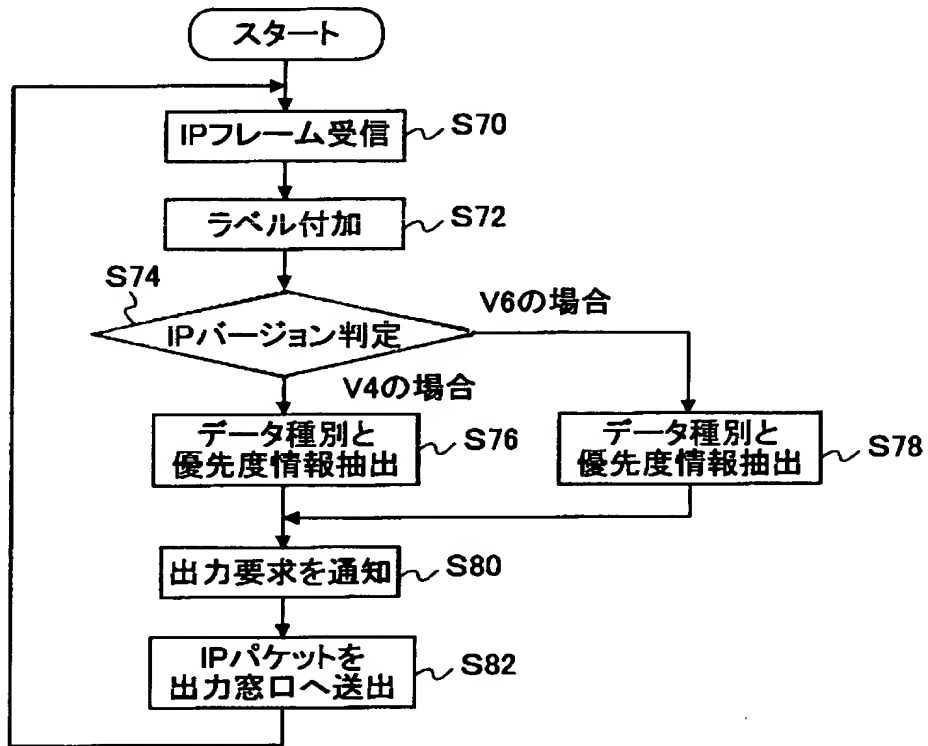
【図 11】

本発明の送信側伝送装置の第4実施例のブロック構成図



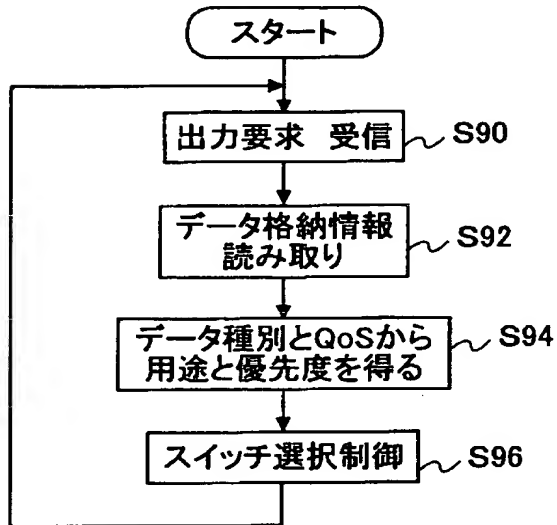
【図 12】

入力ポート部55が実行する入力処理の一実施例のフローチャート



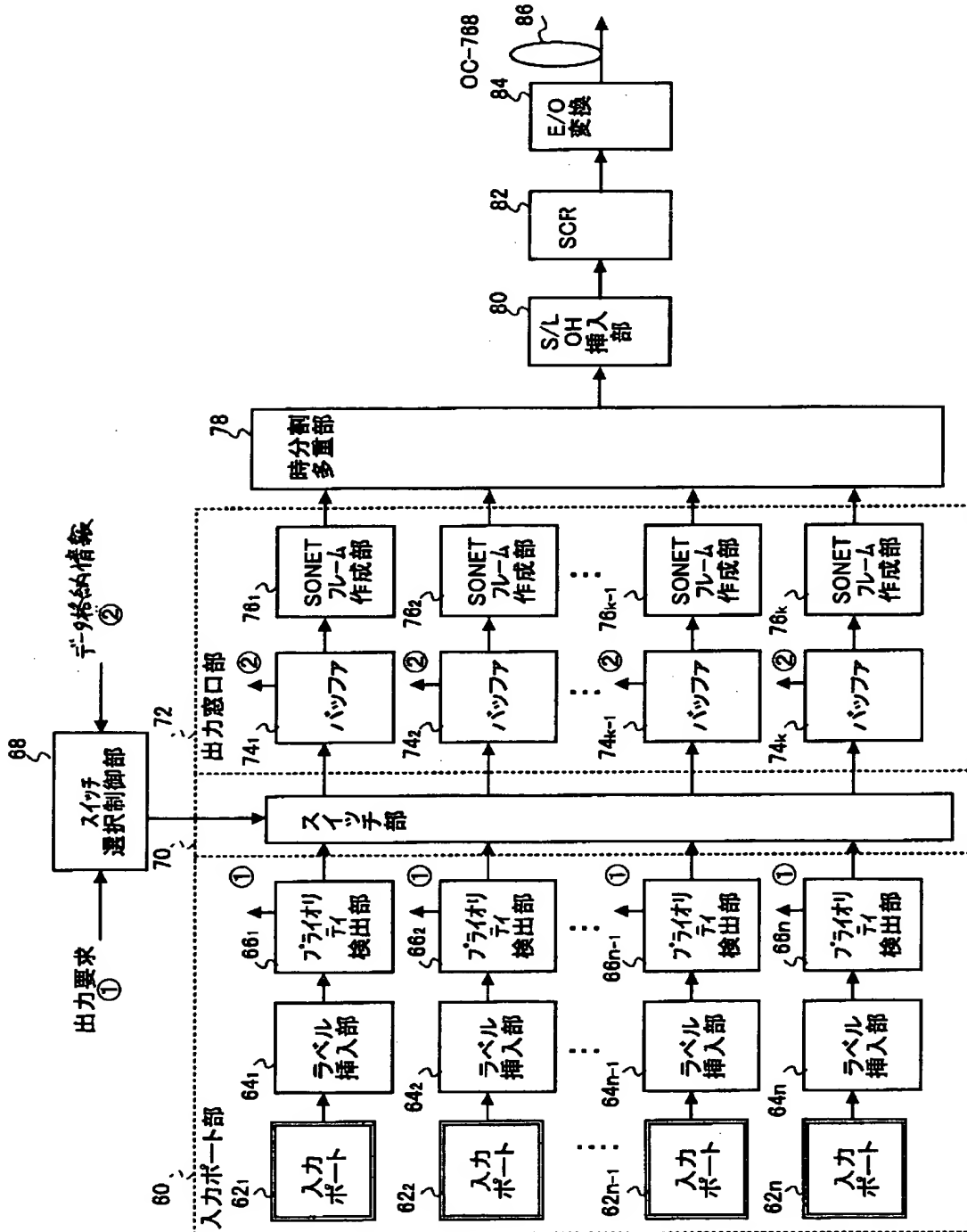
【図 1 3】

スイッチ選択制御部56が実行する選択制御処理の
一実施例のフローチャート



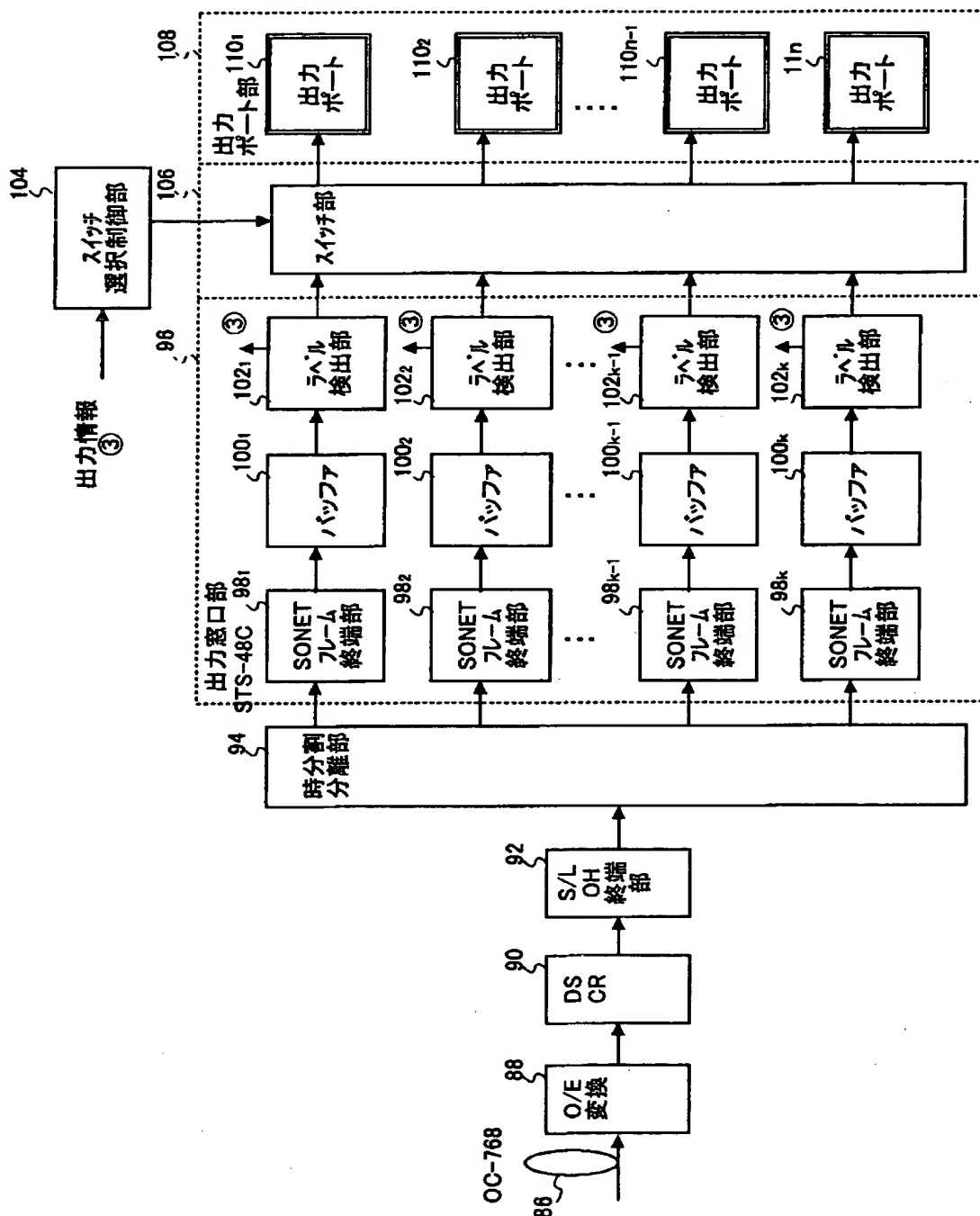
【図 14】

本発明の送信側伝送装置の第5実施例のブロック構成図



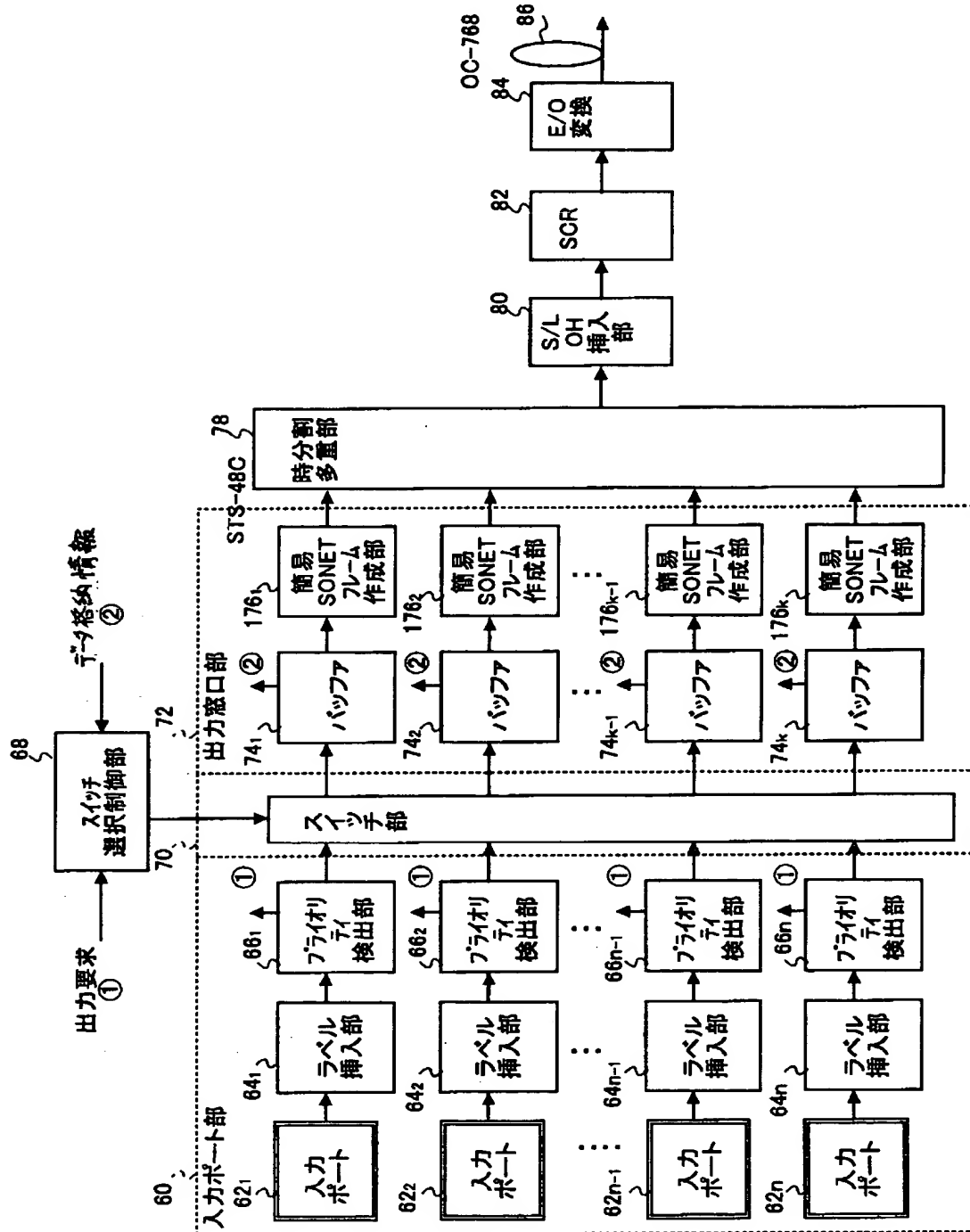
【図 15】

本発明の受信側伝送装置の第1実施例のブロック構成図



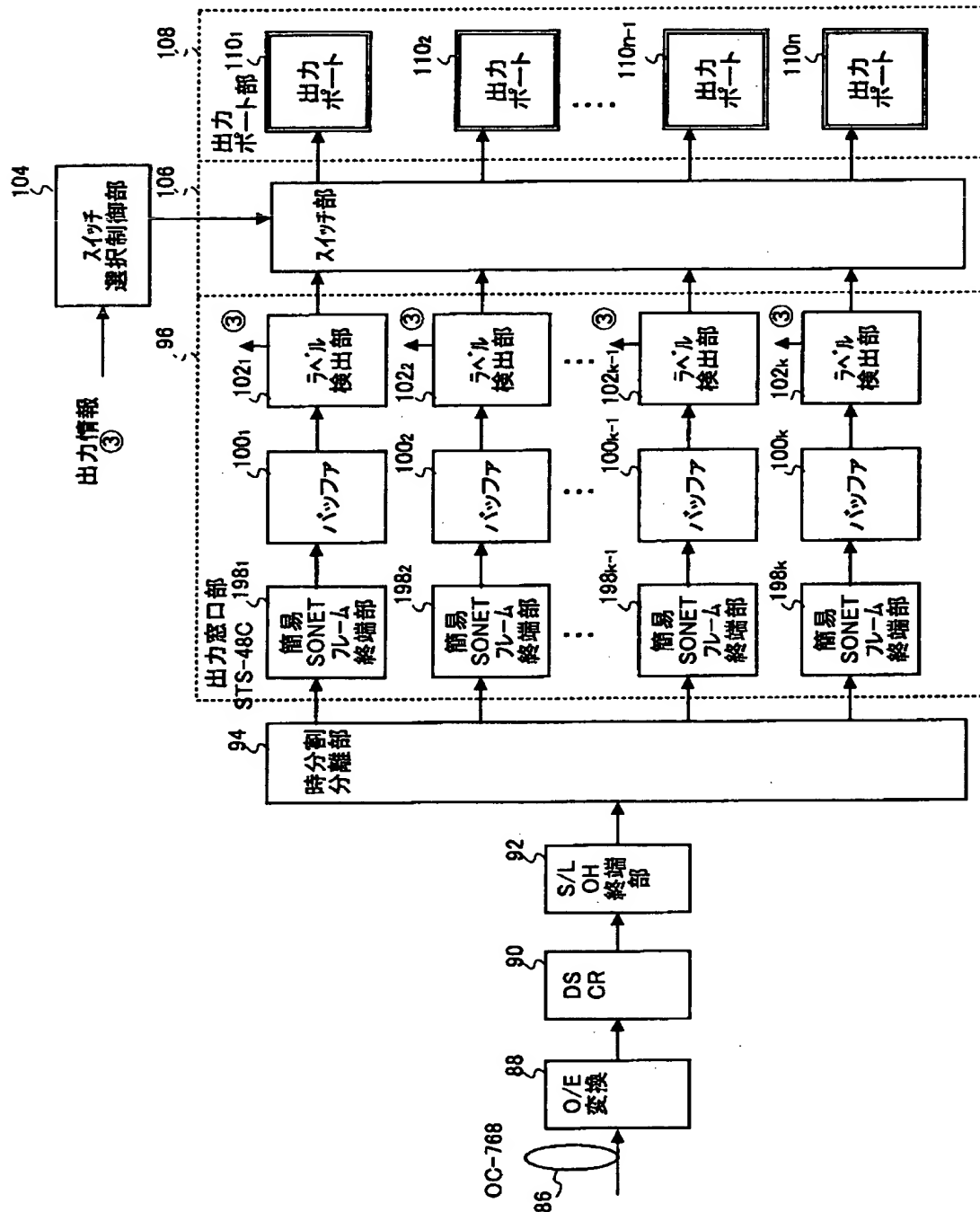
【図16】

本発明の送信側伝送装置の第6実施例のブロック構成図



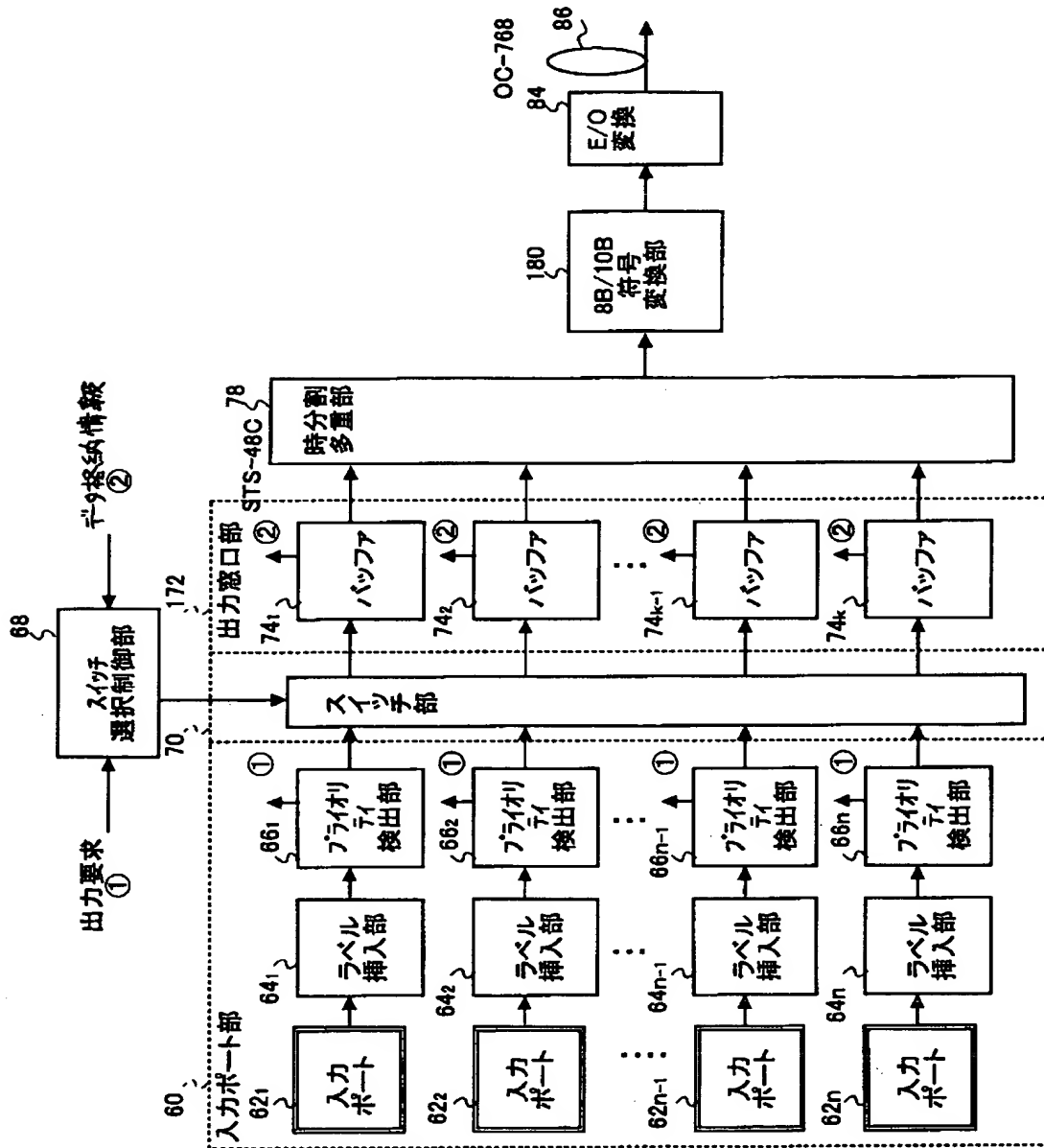
【図 17】

本発明の受信側伝送装置の第2実施例のブロック構成図



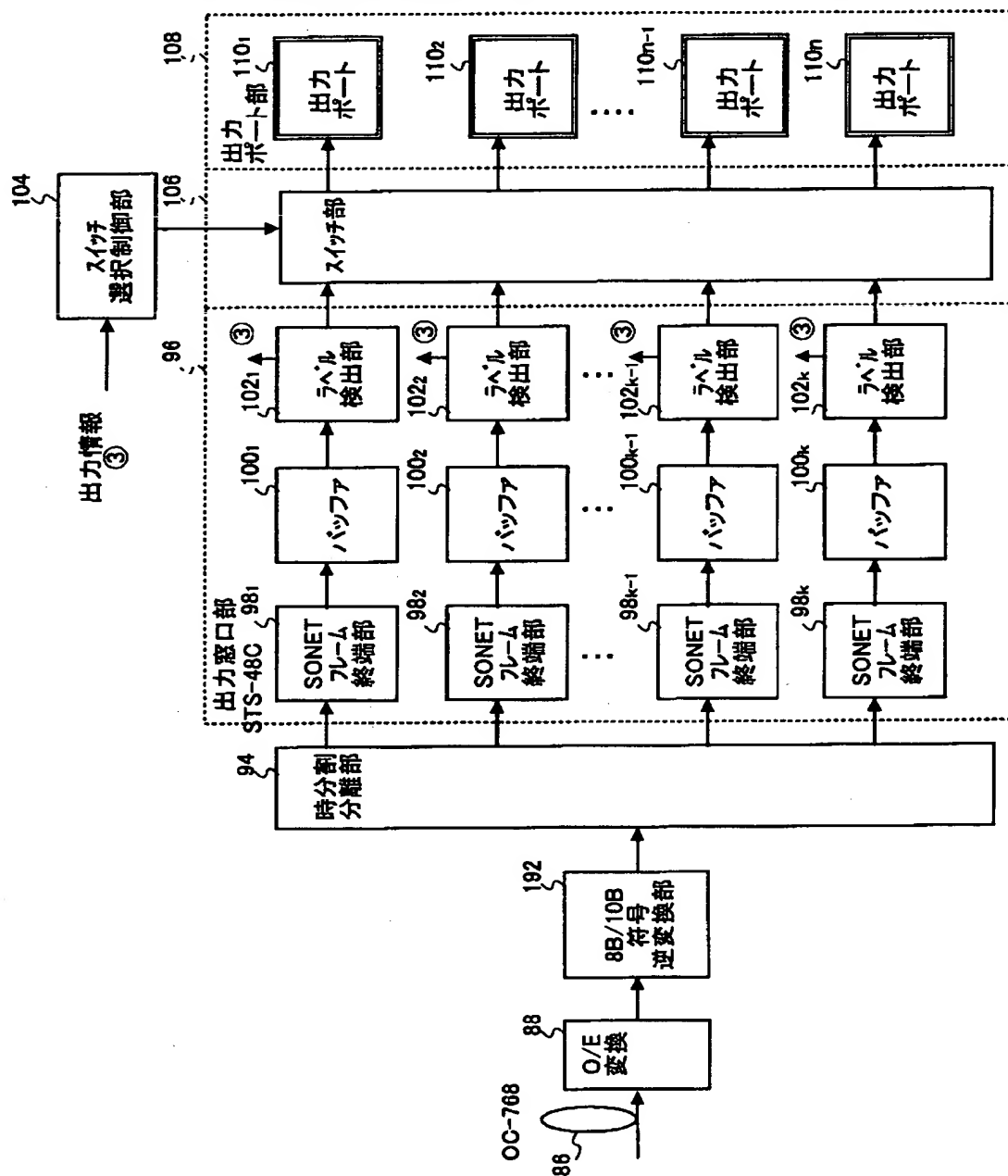
【図 18】

本発明の送信側伝送装置の第7実施例のブロック構成図



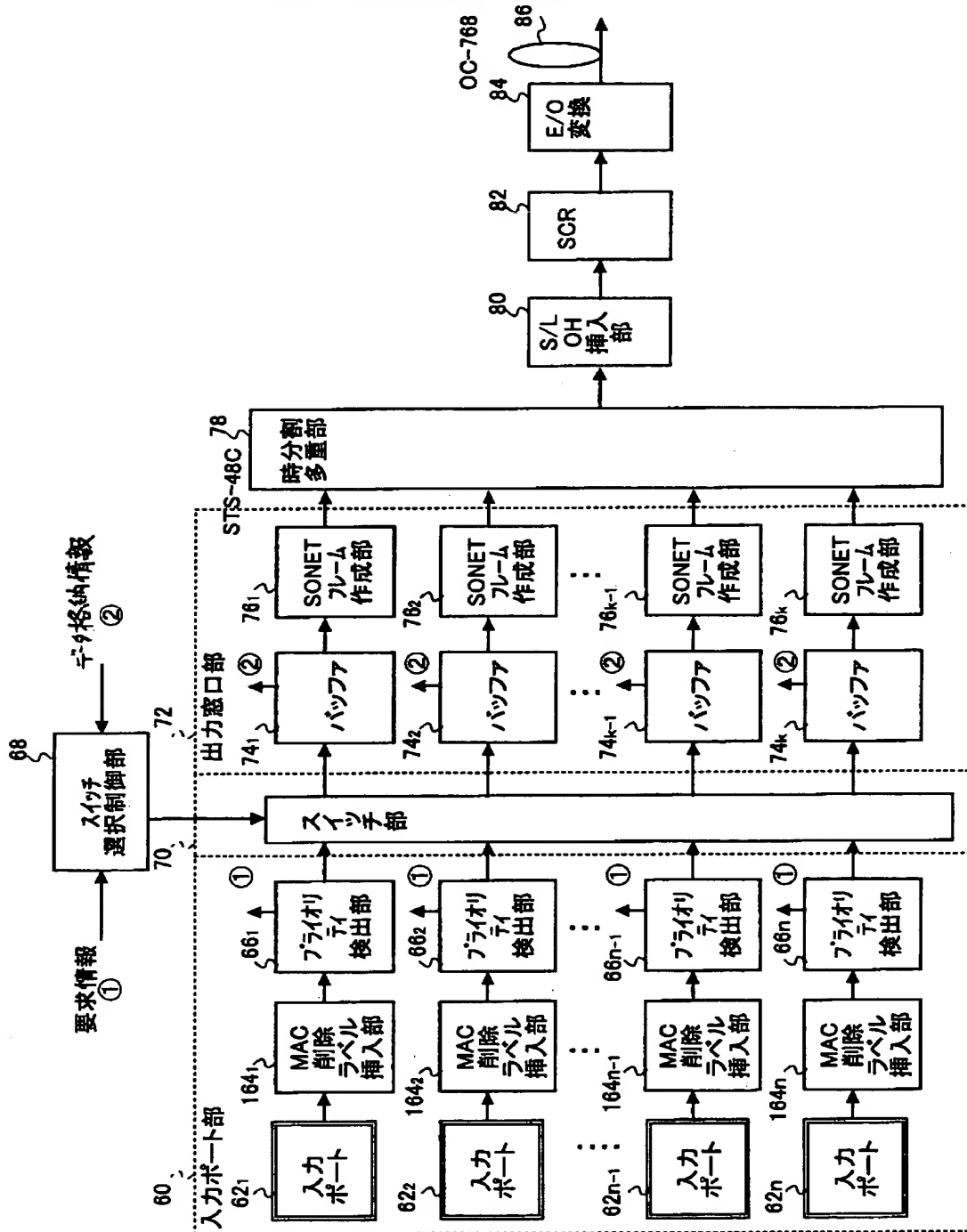
【図19】

本発明の受信側伝送装置の第3実施例のブロック構成図



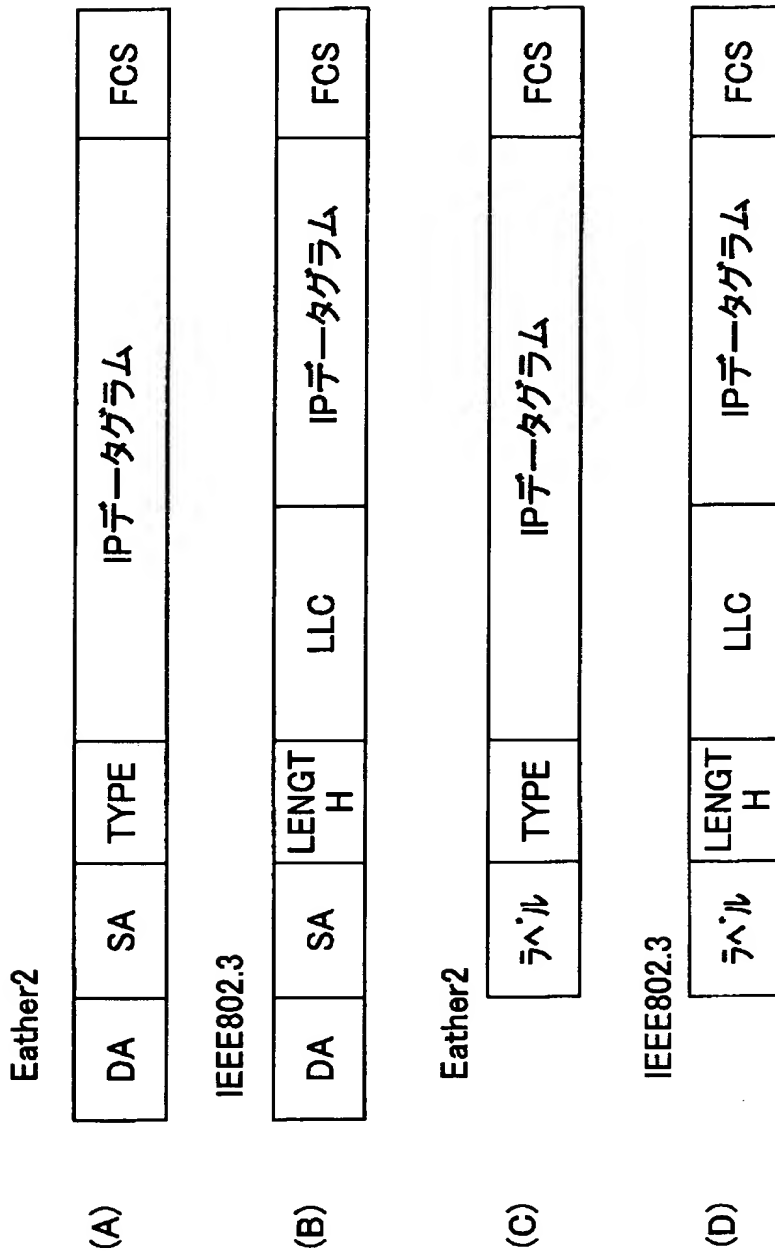
【図20】

本発明の送信側伝送装置の第8実施例のブロック構成図



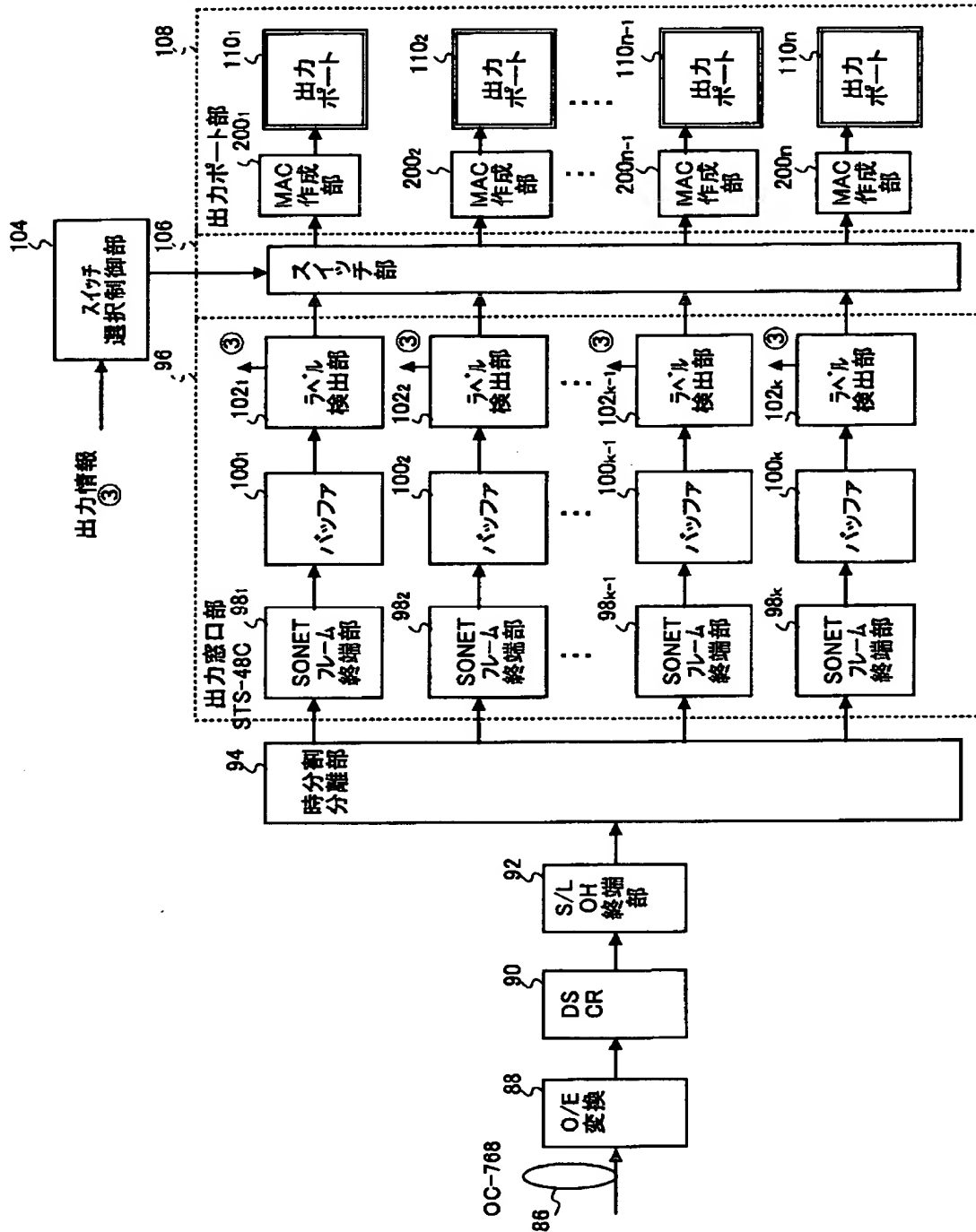
【図 2 1】

MACアドレスの削除を説明するための図



【図 22】

本発明の受信側伝送装置の第4実施例のブロック構成図



【書類名】 要約書

【要約】

【課題】 本発明は、入力されたデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、複数の系統のデータの伝送順序が入れ替わるおそれを低減できるデータ伝送方法及びそれを用いたルータ装置を提供することを目的とする。

【解決手段】 複数の入力ポートを持つ入力ポート部と、複数のバッファを持つ出力窓口部との間の接続するスイッチ部を、前記複数のバッファそれぞれのデータ格納状況に応じて選択制御し、複数の入力ポートからのデータを前記複数のバッファのうち空きのあるバッファに格納し、複数のバッファから読み出されるデータを時分割多重して送信するため、入力されたデータがバッファでの処理の停滞やオーバーフローにより破棄されるおそれを低減でき、複数の系統のデータの伝送順序が入れ替わるおそれを低減でき、データは入力ポートから空きのあるバッファに入るのでデータの先頭部を識別する必要がなくなり、出力ポートに無駄なバッファ領域が発生せず、複雑な処理を必要とせず遅延を低減できる。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000005223]

| | |
|----------|-----------------------|
| 1. 変更年月日 | 1996年 3月26日 |
| [変更理由] | 住所変更 |
| 住 所 | 神奈川県川崎市中原区上小田中4丁目1番1号 |
| 氏 名 | 富士通株式会社 |